

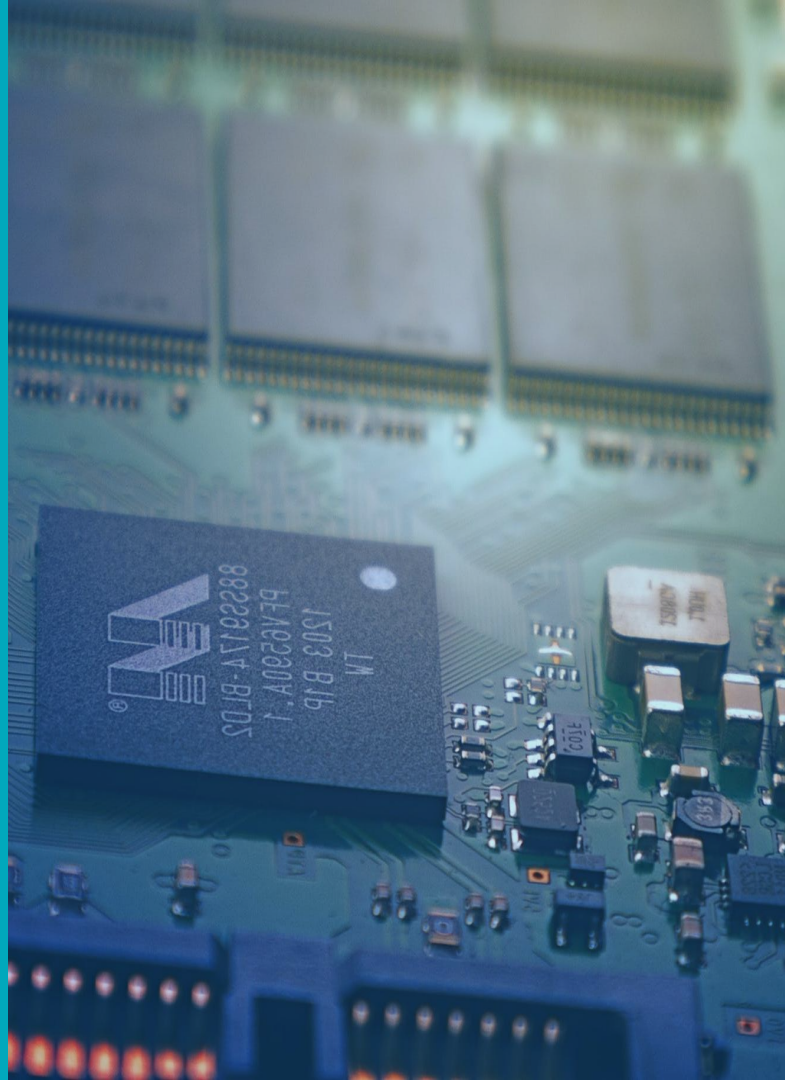


SILINTECH

星链芯片应用中射频收发电路的设计分析探讨

冯琪

苏州芯联成软件有限公司



星链是由SpaceX公司于2014年提出的低轨互联网星座计划，计划在2027年前发射4.2万颗卫星，目标是建设一个全球覆盖、大容量、低时延的天基通信系统，在全球范围内提供高速互联网服务。



俄乌战争中，在乌地面通讯系统大量受损情况下，美国政府为乌及时提供了数以万计的“星链”卫星互联网终端，恢复了乌军各层级的指挥通信链，乌军无人机配备“星链”终端后，也大大延伸了攻击距离。

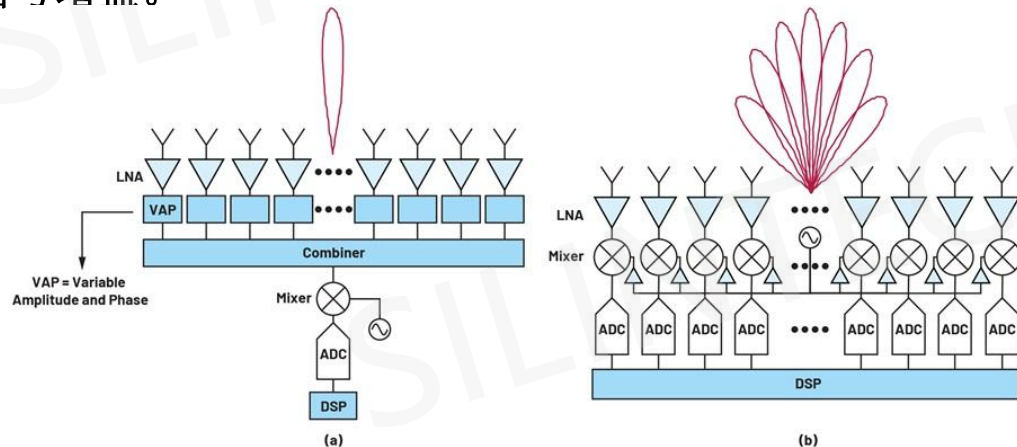
星链能有效补盲传统地面网络覆盖受限区域，特别是为沙漠，海洋和高山等偏远和受自然灾害影响地区。

中国的星链计划：国网星座计划，上海G60星链，航天科技的鸿雁星座



- 卫星通讯覆盖的范围大，传输距离远。无线电波的频率越高，电波的指向性就越强，越能集中能量远距离传输，而星链主要使用的是Ku和Ka频段，在20GHz左右，允许高带宽和高速的数据传输。
- 星链通过自适应波束成形技术(**Beamforming**)和相控阵天线来优化信号传输效果。波束成形是利用天线阵列的相位差造成信号的相干相位叠加，从而将信号能量集中在特定方向，形成一束窄而强的信号，提高信号增益。

模拟波束成形 VS 数字波束成形



1. 高精度相移器和真时延 (TTD) 技术

- 实现波束的精确控制和优化，减少波束位移。
- 支持宽带信号的发送和接收，提高通信质量。

2. 模块化和可扩展配置

- 支持实时重新配置和在线校准，适应不同应用场景的需求。
- 可扩展性强，便于构建大型天线系统。

3. 多波束能力

- 同时形成多个波束，每个波束都有独立的相位、增益和延迟控制。
- 支持于多颗卫星的同时连通，保证无缝连通性。

4. 高速波束跟踪和波束转向

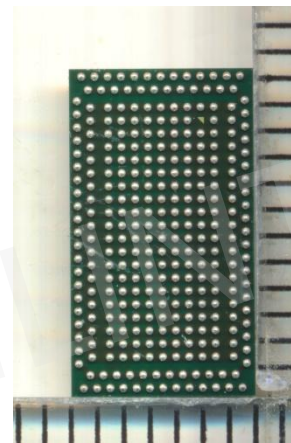
- 快速响应卫星和地面终端之间的相对位置变化。
- 保持稳定的通信链路，提高通信可靠性。

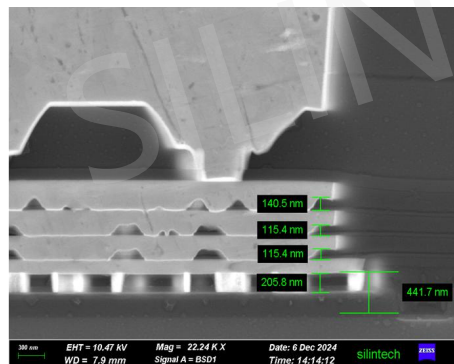
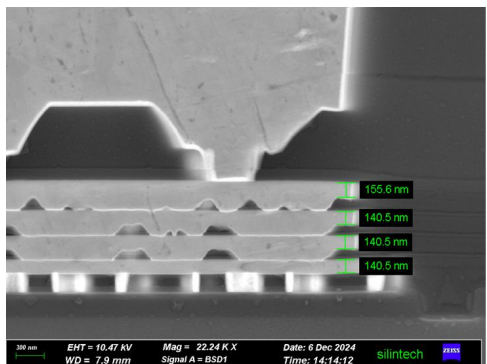
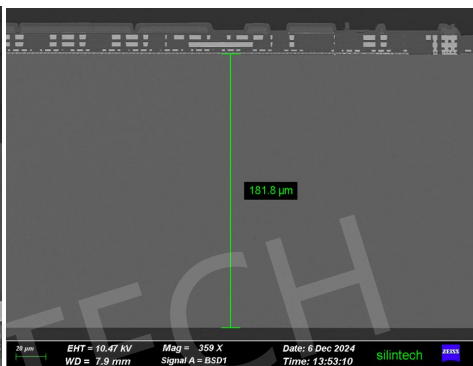
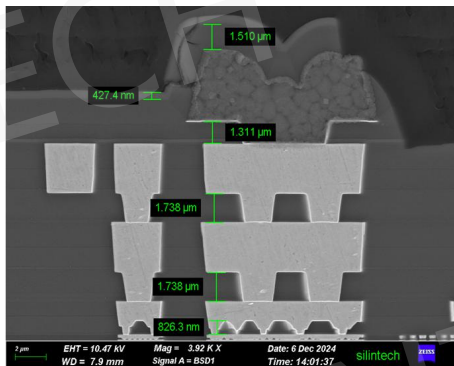
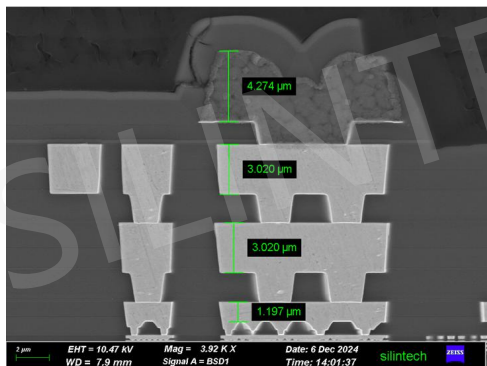
5. 低功耗和低成本

- 采用先进的制造工艺和优化设计，降低芯片功耗，满足卫星长期在轨运行。
- 便于大规模生产和部署，降低整体系统成本。

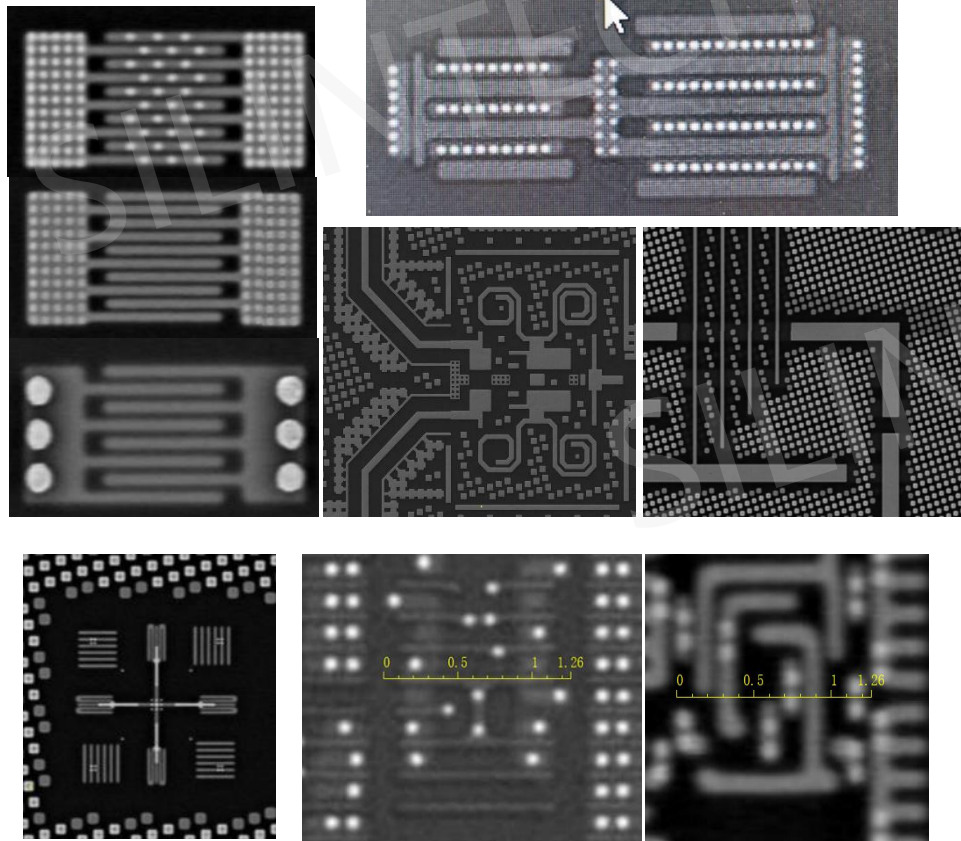
芯片特征:

- 17 GHz 至 22 GHz (Ka波段)
- 低功耗(每通道 <12 mW)
- 4波束/4元件波束成形 IC
- 可针对发射或接收操作进行配置
- 用于波束控制的可编程时间延迟和步进衰减器
- 用于存储波束位置的内部存储器
- 集成 ADC, 用于温度监测和通用模拟输入
- 可编程偏置模式
- BGA 封装+4层PCB载板





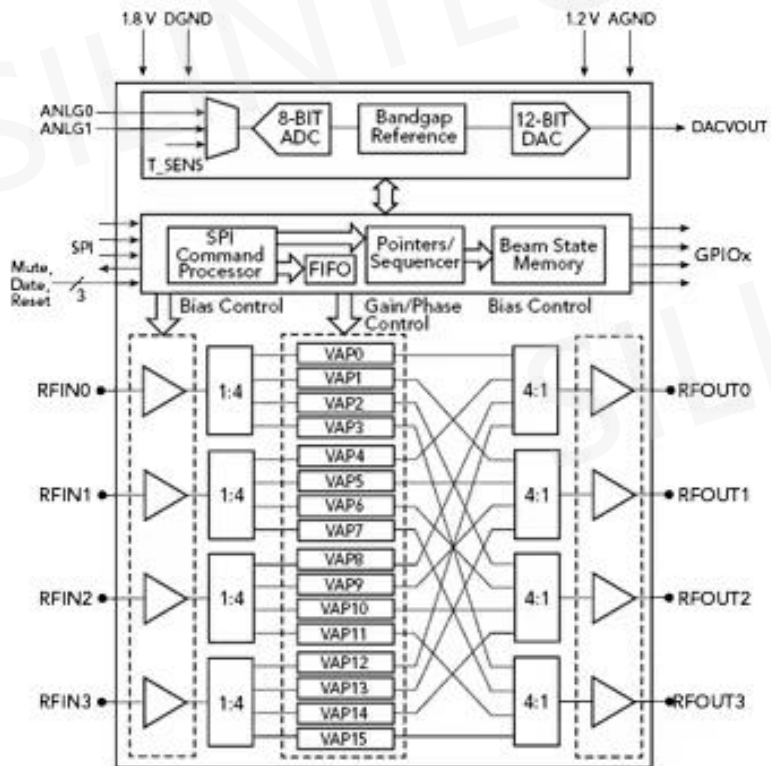
Passivation 1	427.4nm	M4	155.6nm
Passivation 2	1.510um	IMD 3	140.5nm
M 8	4.274um	M 3	140.5nm
IMD 7	1.311um	IMD 2	115.4nm
M 7	3.020um	M 2	140.5nm
IMD 6	1.738um	IMD 1	115.4nm
M 6	3.020um	M1	140.5nm
IMD 5	1.738um	PMD	205.8nm
M 5	1.197um	Substrate	181.8um
IMD4	826.3um		



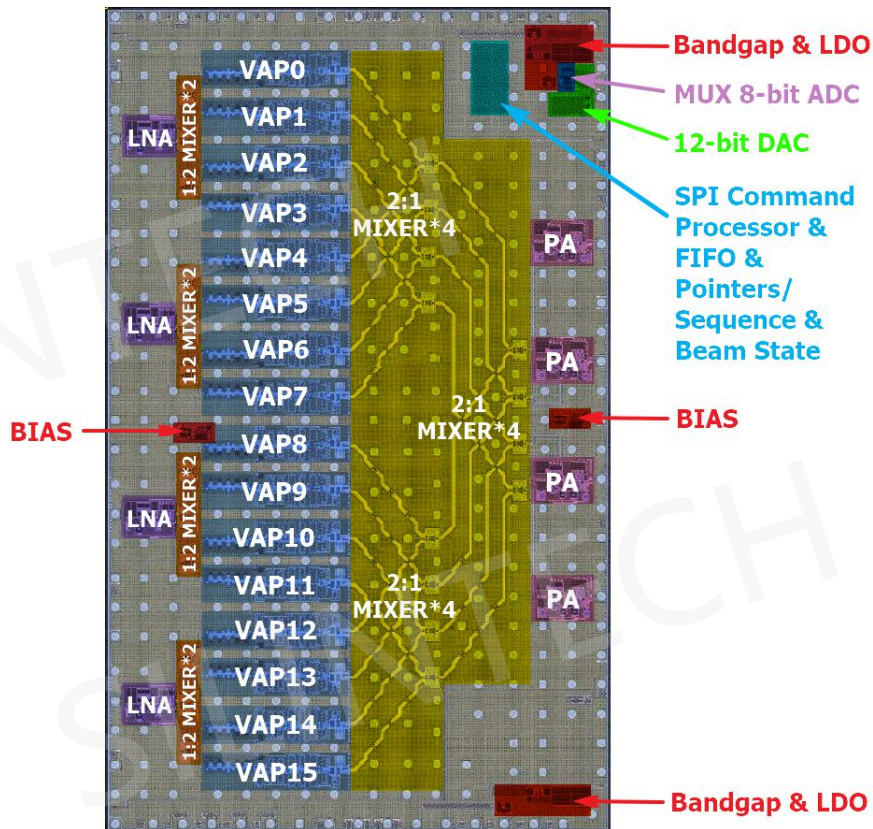
ADAR3000芯片制程信息

Die Size	6.01mm X 9.817mm = 59 mm²
Process Layer	1Poly + 7 Cu Metal + 1 Al Top Metal
M8 Thickness	4.274um
M7~M6 Thickness	3.020um
M5 Thickness	1.197um
M4 Thickness	0.155nm
M3~M1 Thickness	0.141nm
M1 Pitch	0.14um
Contact Pitch	0.14um
Poly Pitch	0.18um
Chip Process	TSMC 40nm 1P8M (7Cu+1Al) SOI
STD高度	9T (1.26um)

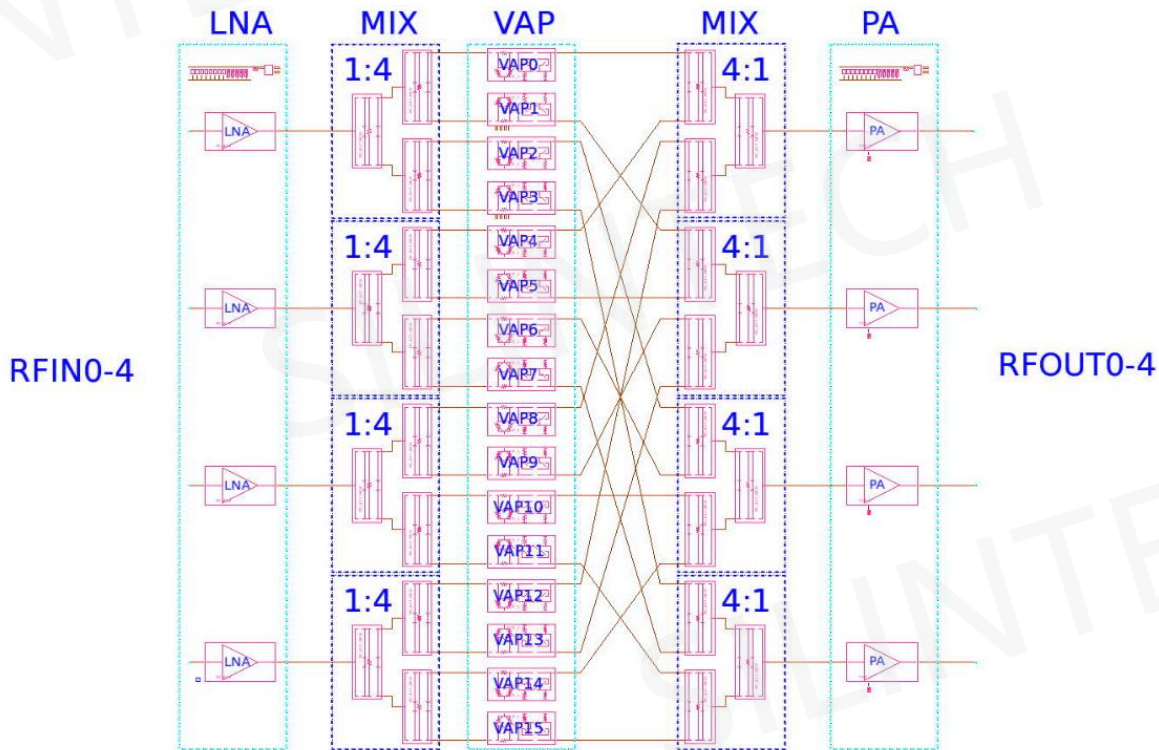
芯片系统框图



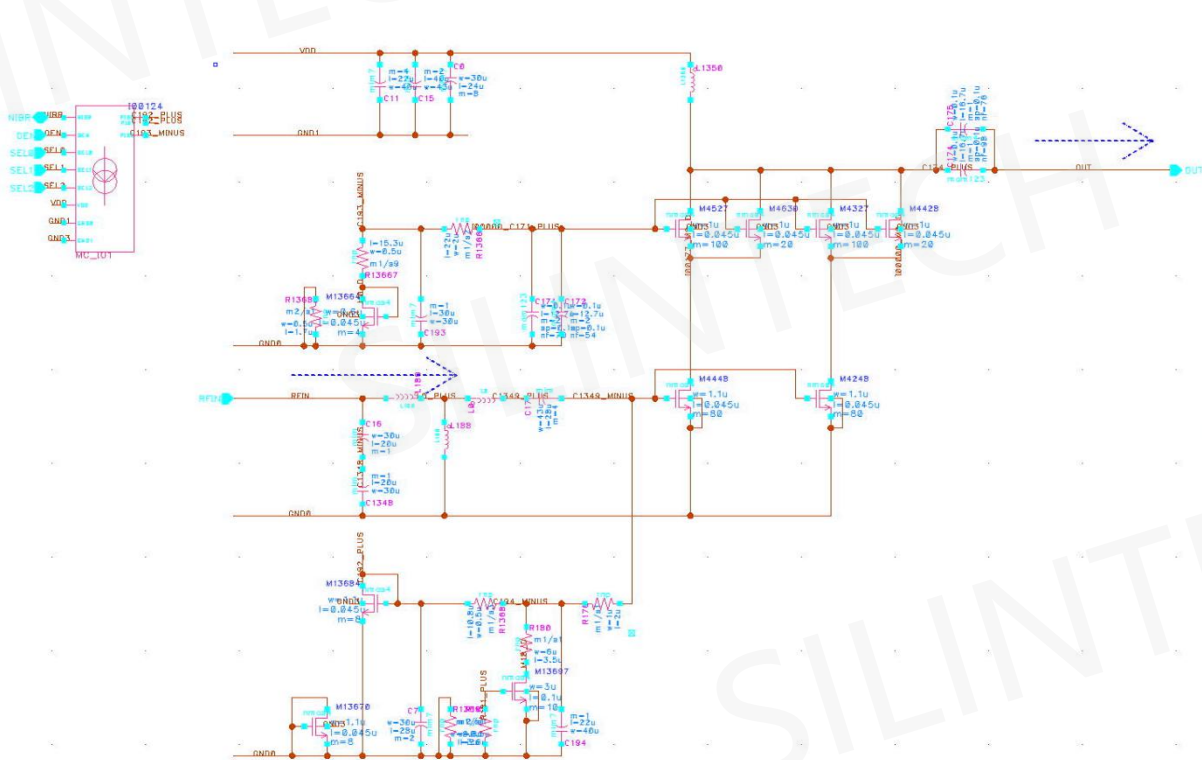
芯片版图floorplan



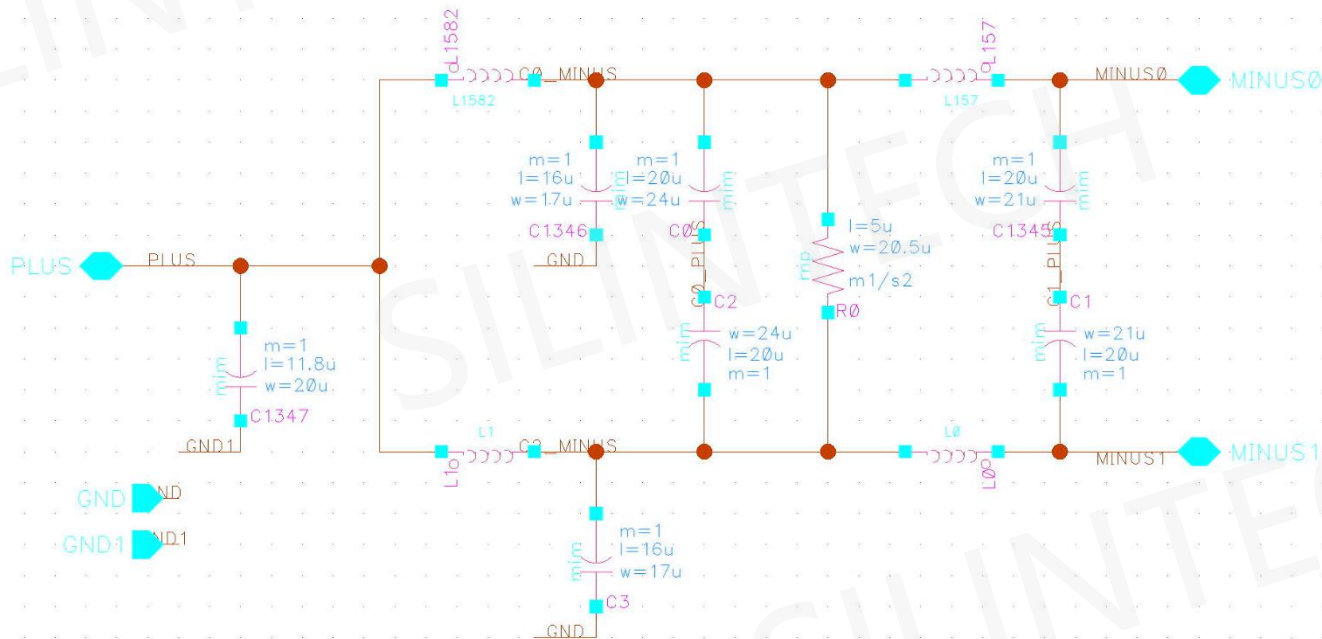
信号收发电路顶层结构



信号输入级-LNA低噪声放大器

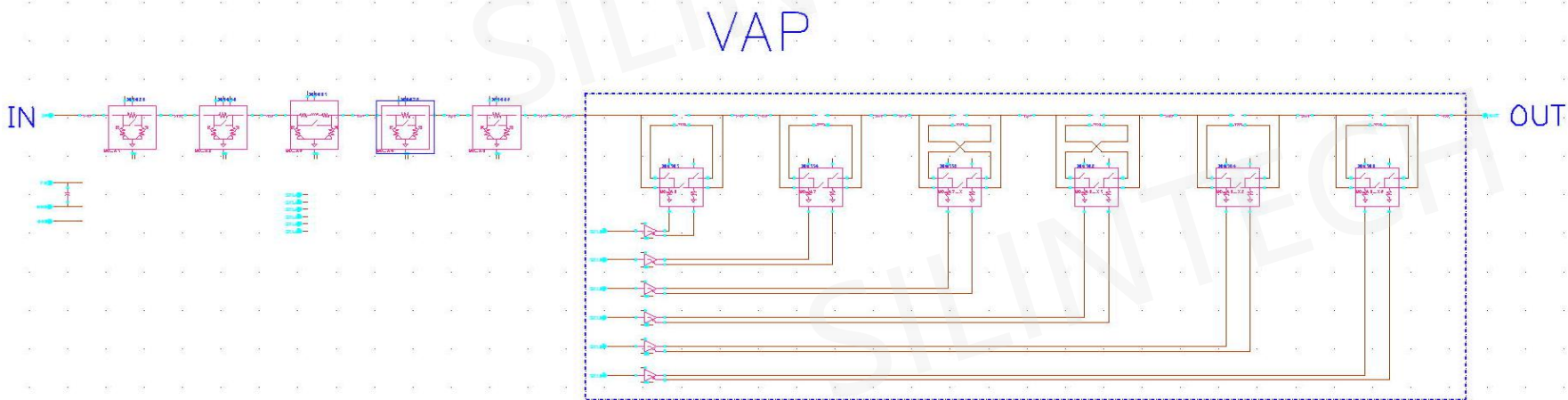


调制解调-1:2 Mixer 混频电路 (两级级联产生1:4)

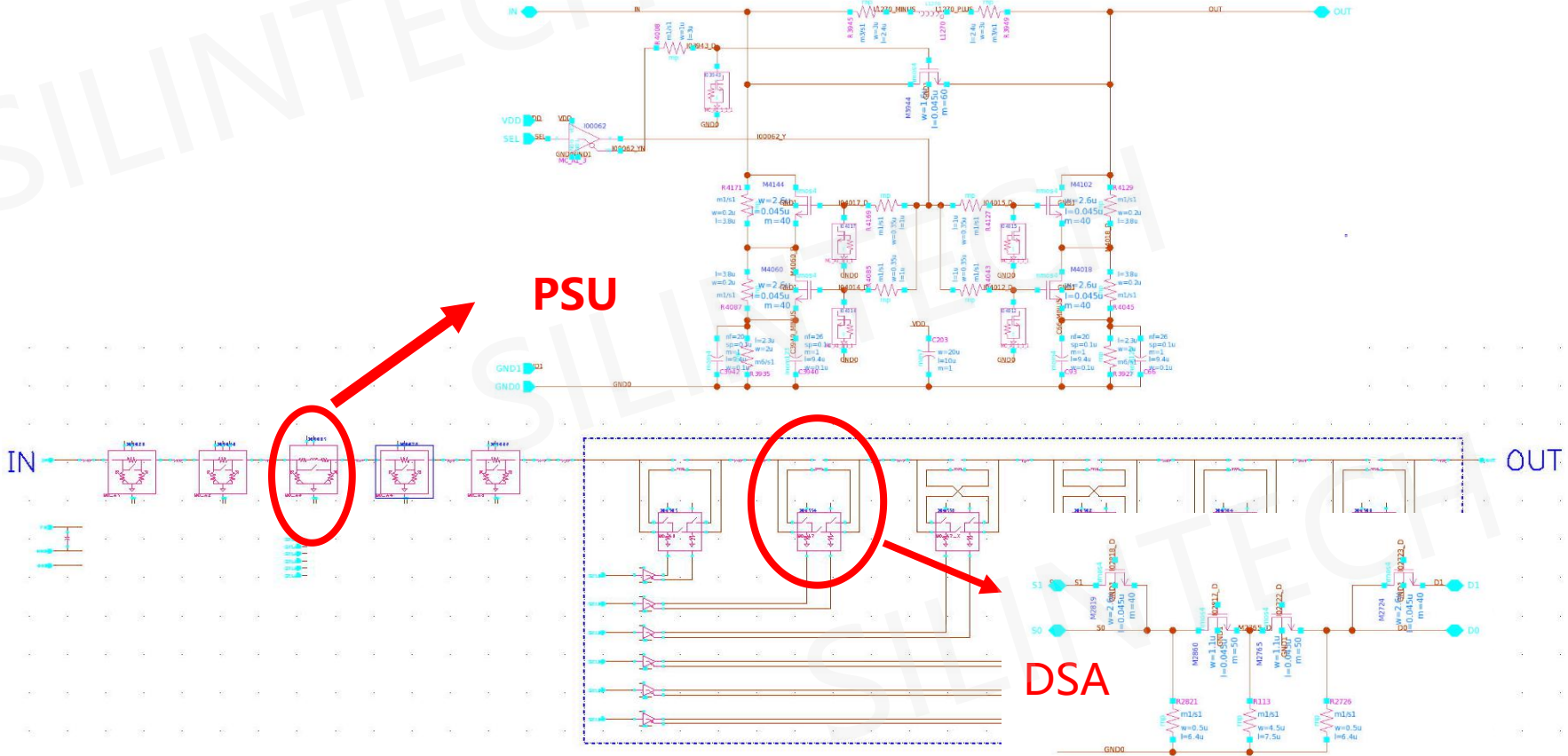


可变振幅相位电路模块VAP (Variable Amplitude and Phase)

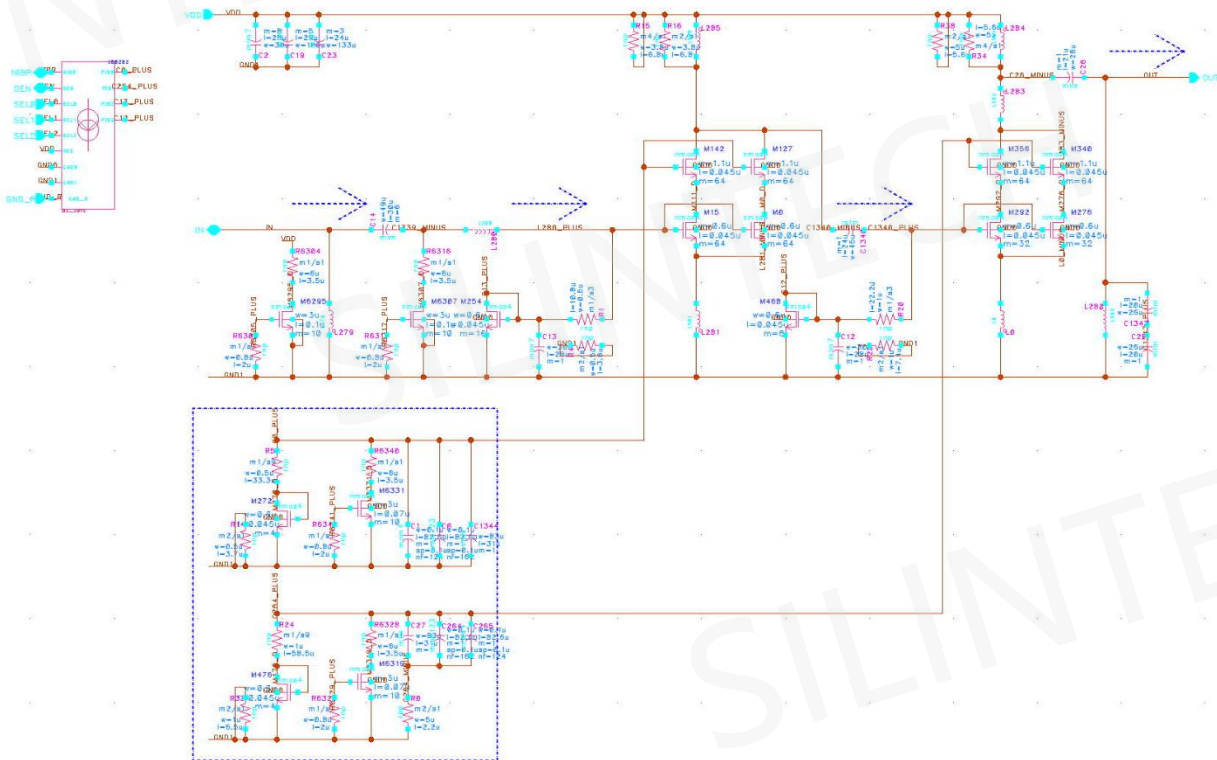
VAP由数字步进衰减器(DSA)和相移单元(PSU)构成，DSA是用于控制信号幅度的电路，通过调节衰减来实现减少信号幅度，衰减变化以固定增量离散进行；PSU是用于对信号进行相位调整的电路，不显著改变信号的幅度和频率，模拟PSU是通过电感电容或可变电阻元件实现相位移动。



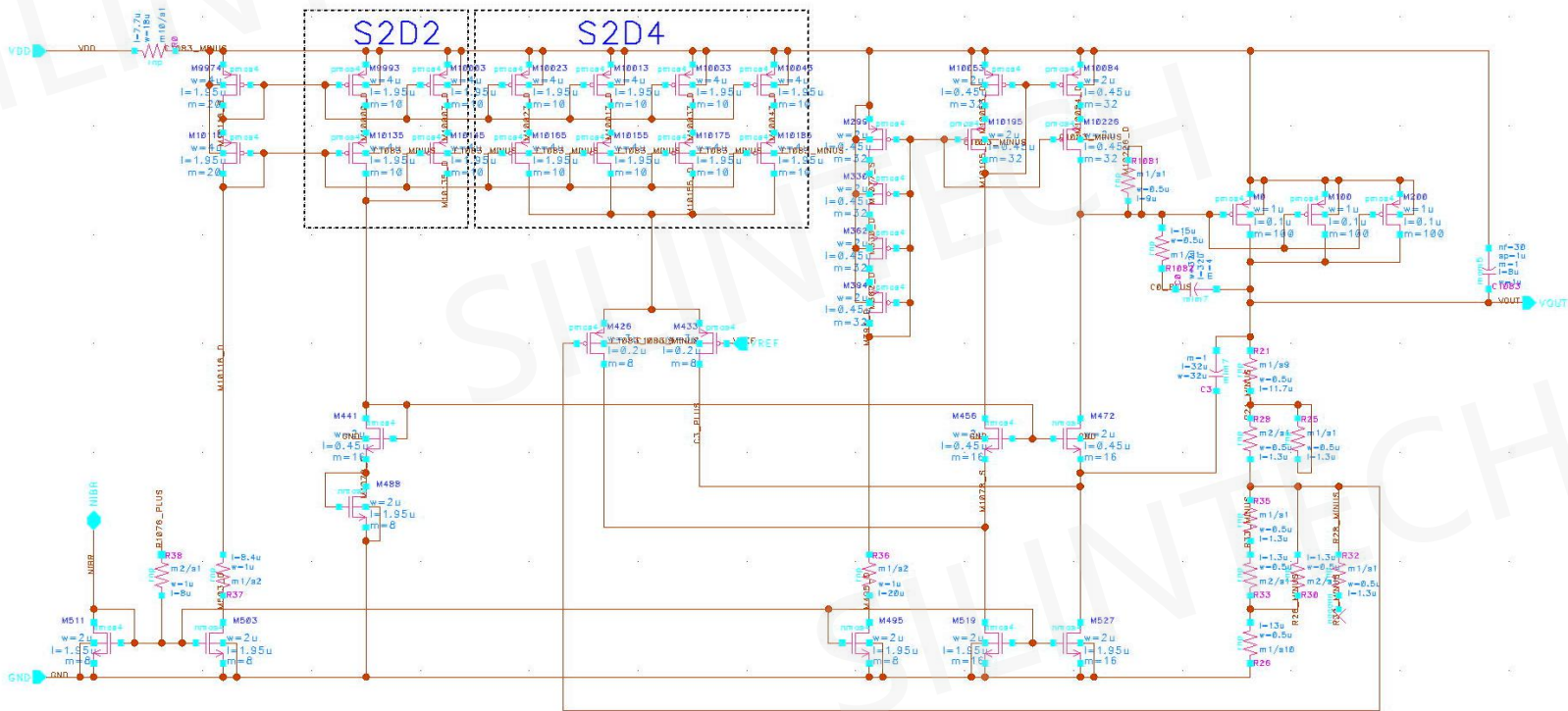
ADAR3000 电路结构



信号输出级-可调制功率放大器PA

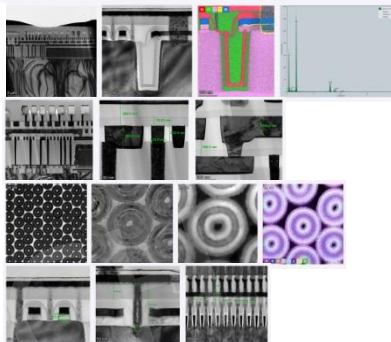


芯片内部调压模块LDO



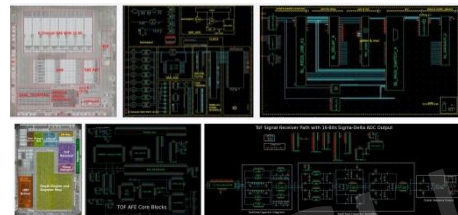
工艺制程分析

- 材料分析 (Material Analysis)
- 结构分析 (Structural Analysis)
- Cell分析 (Cell Analysis)
- 微区分析 (Micro probe Analysis)



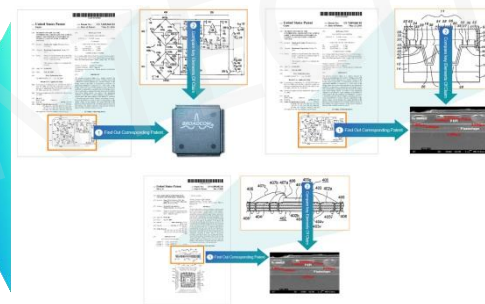
竞争力分析

- 数字电路分析 (Digital Circuit Analysis)
- 模拟电路分析 (Analog Circuit Analysis)
- 存储数据分析 (Stored Data Analysis)
- PCB线路分析 (PCB Circuit Analysis)



专利分析

- 线路设计相关专利 (Circuit design related patents)
- 制程相关专利 (Process related patents)
- 封装相关专利 (Packaging related patents)



BunnyGS®
Platform

产品介绍 - BunnyGS®系统



芯联成自主研发的BunnyGS®系统，是一款专为集成电路竞争力分析和知识产权分析定制的EDA工具软件，融合了图像处理、AI算法、云计算等关键核心技术，高度集成完备的版图和原理图编辑、数字电路信号流分析和自动布局布线等子系统，强大的电路分析和处理能力，能满足客户对超大规模IC项目的分析需求，最大可处理千万门级集成电路，并提供可定制化的集成电路分析解决方案。

核心技术

版图、原理图处理技术

线网关系一致系/自动化搜索技术

电路技术

核心功能产品

Layout Editor

Schematic Editor

线网追踪功能

自动搜索线、孔、实例、功能模块

交叉定位

逻辑等价的大规模数据简化

PCell绘制版图工具

BOOL仿真工具

算法自动替换PDK工艺库

格式化输出线网功能

主要特点

完备的版图编辑功能

完备的原理图编辑功能

高亮标记线网，可自动追踪模块内部相连的下层线网，从而实现层次化线网追踪

数字门识别、单元识别、线网识别、Via孔识别、功能模块识别，可实现多线程处理和速度优化

可快速实现器件和线网在版图和原理图之间的交叉索引和定位

通过数据简化，能够满足大数据处理需求

兼容Cadence PCell工艺库，支持使用PCell绘制版图，能支持CSMC、DB、HHNEC、SMIC、TSMC等常见工艺库

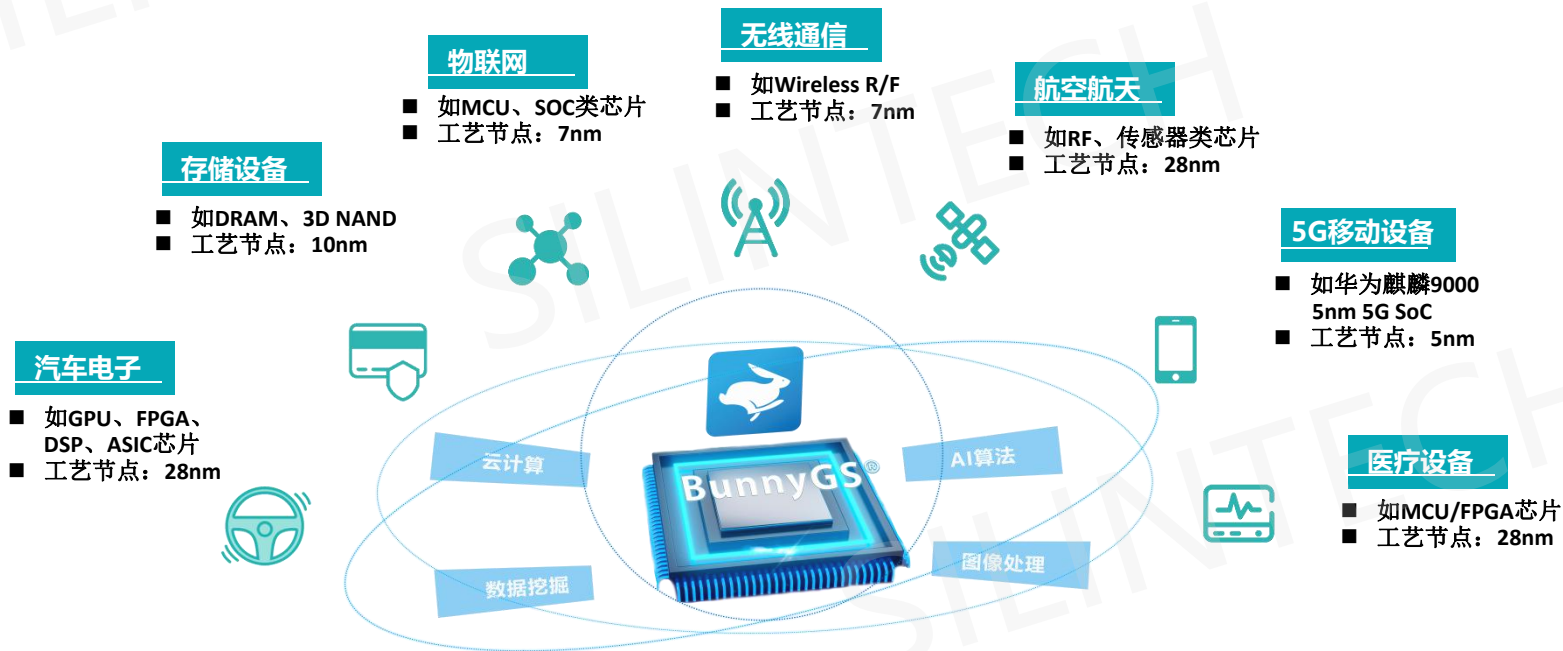
最大支持24位数据输入，即可一次完成8192次遍历运算，支持对运算结果进行在线解码

通过器件库和PDK库的器件名称和参数映射关系配置pdkmap.xml文件

支持分类别导出verilog，可以将所有基本单元的functional视图导入到同一文件中，宏模块导入到一个文件中。

完备的EDA工具，可提供多领域的定制化集成电路分析解决方案

产业链下游旺盛的消费需求拉动上游研发，近年来随着汽车电子、IoT物联网、人工智能等新兴领域的崛起不断推动上游IC设计公司以及设备制造商，加速研发高性能CPU、GPU、MCU以及各类SoC芯片。



在这个技术革新日新月异的时代，

苏州芯联成软件有限公司与全球领先趋势共同成长！

帮您快速学习，掌握集成电路一线大厂的先进设计理念与成熟解决方案！



SILINTECH

THANK YOU

www.silintech.com