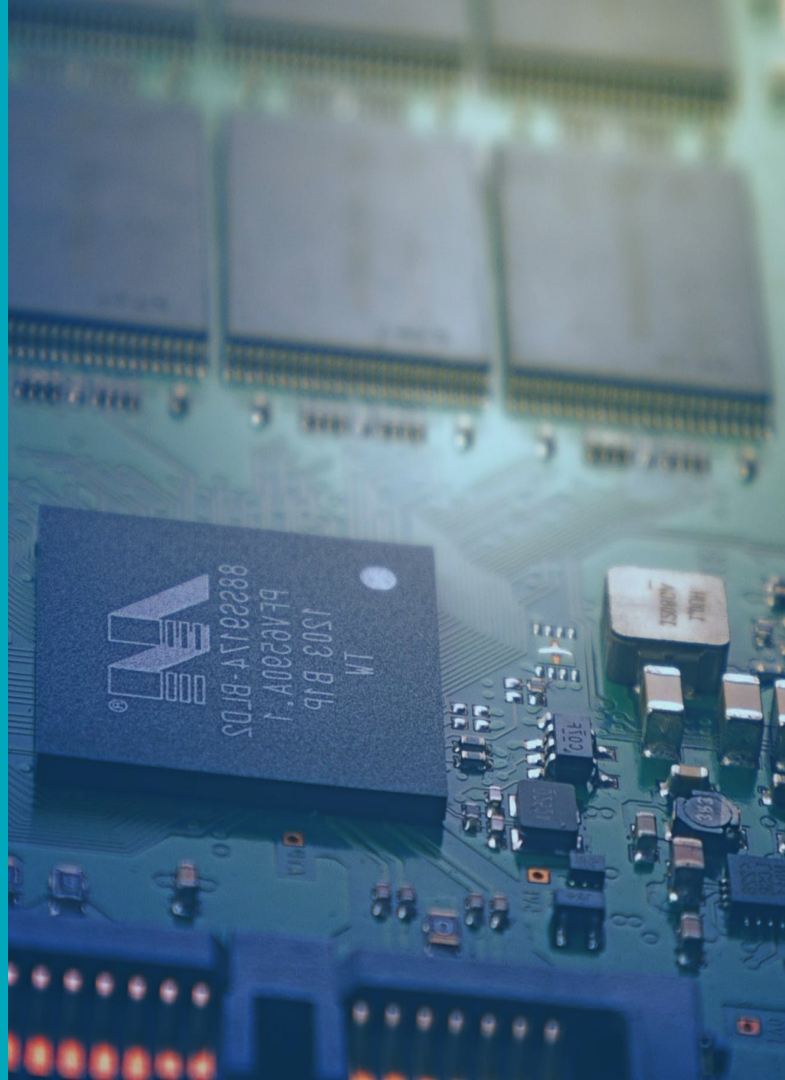


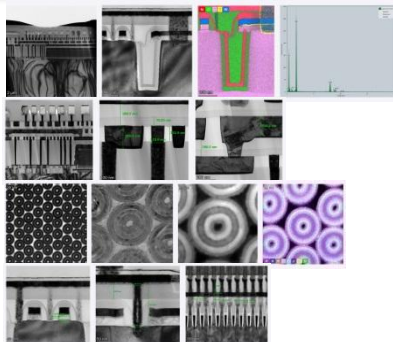
超宽带(UWB)芯片射频模拟前端的设计分析与探讨

冯琪
苏州芯联成软件有限公司



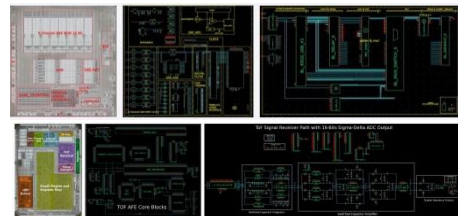
工艺制程分析

- 材料分析 (Material Analysis)
- 结构分析 (Structural Analysis)
- Cell分析 (Cell Analysis)
- 微区分析 (Micro probe Analysis)



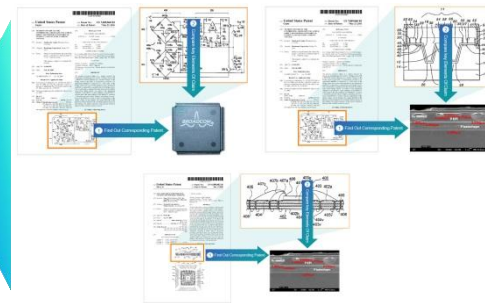
竞争力分析

- 数字电路分析 (Digital Circuit Analysis)
- 模拟电路分析 (Analog Circuit Analysis)
- 存储数据分析 (Stored Data Analysis)
- PCB线路分析 (PCB Circuit Analysis)

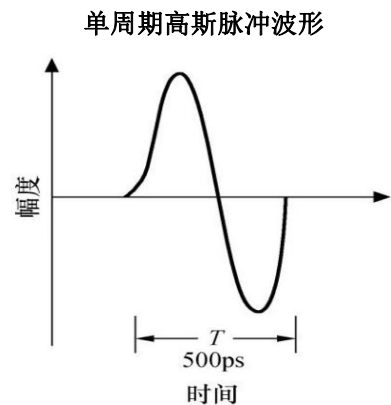
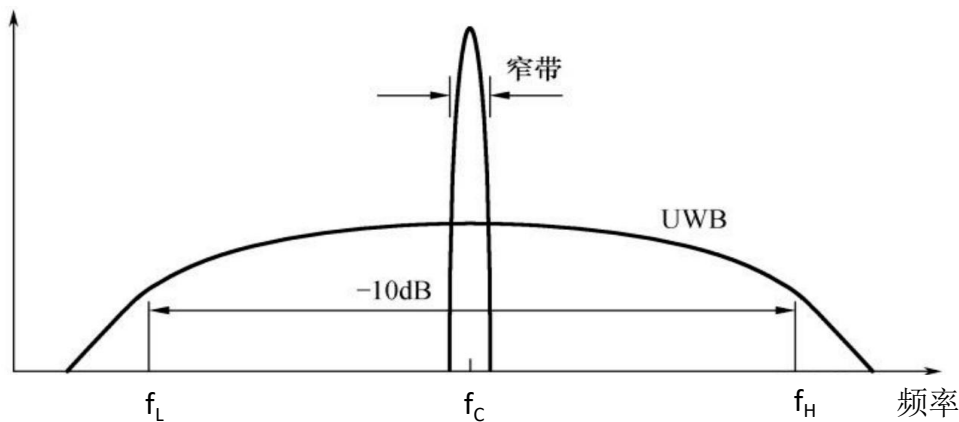


专利分析

- 线路设计相关专利 (Circuit design related patents)
- 制程相关专利 (Process related patents)
- 封装相关专利 (Packaging related patents)



- 超宽带 (UWB) 是一种短距离无线通信协议，超宽带的定义是从信号带宽的角度去描述通讯信号，一般将相对带宽 (带宽与中心频率的比值) 大于 20% 或传输带宽大于 500MHz 的通信系统称为 UWB 系统。
- 在宽带通信和窄带通信中，通常使用的带宽定义是 -3dB 带宽，即峰值功率的 -3dB 信号强度范围作为信号带宽，而 UWB 则是以 -10dB 来定义的。
- 超宽带通信按实现方式大致可为两大类, 即脉冲无线电和多频带 **OFDM** (正交频分复用)，目前看到的大部分已经应用的 **UWB** 技术都是以传统的脉冲无线电方式实现。
- 不同于窄带和宽带的正弦波载波调制，超宽带利用纳秒 (ns) 至皮秒 (ps) 级的非正弦波窄脉冲传输数据，这些脉冲所占用的带宽甚至达到几 GHz。

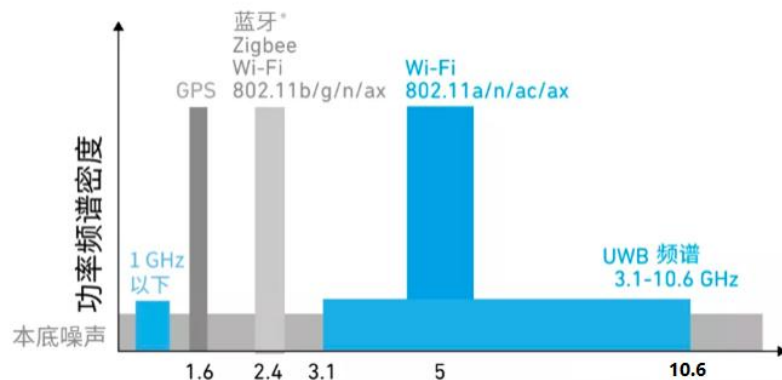


超宽带技术优势：

- **低功耗：**使用的是极短脉冲，发射功率只有连续载波系统的几百分之一。室内功耗仅为**1-2mW**之间，甚至可以低至**uW**级，辐射低。
- **高速传输：**最大数据传输速率可以达到几百**Mbps**。
- **高安全性：**使用的极短脉冲发射功率低，普通接收机识别难，另外超宽带信号一般采用扩频通信技术，如果要对截获的超宽带信号进行解调，在接收机必须具有相同的扩频序列码。
- **多径分辨能力强：**多径效应（反射信号）是影响无线信号质量的主要原因，**Wi-Fi**和蓝牙只能实现米级精度，而超宽带使用的是间歇性脉冲信号，可将信号的多径分量和发射分量很好分离，具有较强的多径分辨能力，可以达到**5-10**厘米的精度。
- **低成本：**UWB技术无需正弦载波，数据被调制在纳秒级或皮秒级基带窄脉冲上传输，无需复杂的收发装置，调制/解调和滤波电路简单，搭建成本低。
- **特有的PDoA（到达相位差）方位定位技术：**采用双天线方案，一种两两之间的方位定位，不需要在环境中部署**UWB**基站或锚点。无钥匙进入、家居控制、跟随场景应用等。

超宽带技术发展：

- 兴起于20世纪60年代，最早用于军事通信，2002年美国授权将该技术用于商业用途，允许在 3.1GHz至10.6GHz频谱上运行。
- UWB最初被定位为一种与Wi-Fi类似的数据传输技术，但未能取得成功。从2007年开始，这项技术被重新定位，基于IEEE 802.15.4a和增加安全扩展的IEEE 802.15.4z标准，UWB能够提供厘米级的精确距离和位置测量，从而支持汽车、移动、智能家居和其他物联网解决方案提供商所需的众多安全精密测距和定位应用。



UWB与其它几种系统信号占用带宽图

苹果U1: 2019年推出, 自iPhone11以来的iPhone和iPad都采用了UWB技术

Decawave DW3000系列芯片: 应用很广, 2020年被Qorvo收购

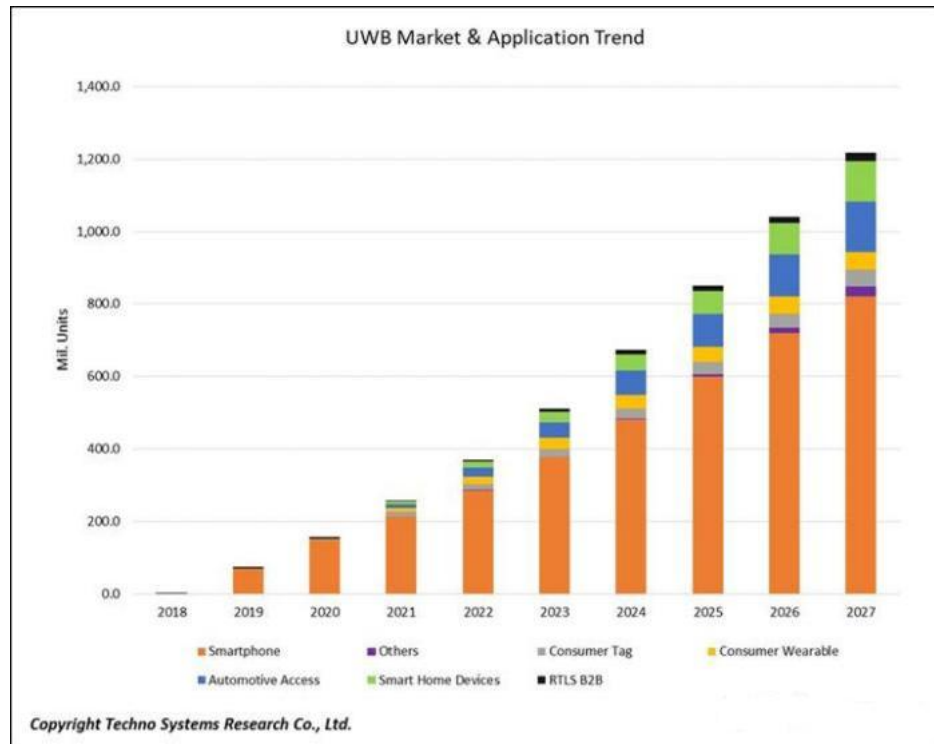
NXP: 发布UWB+SE芯片, 主打汽车无钥匙进入应用市场

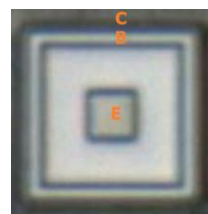
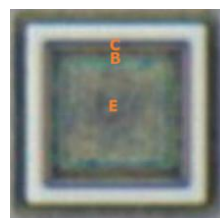
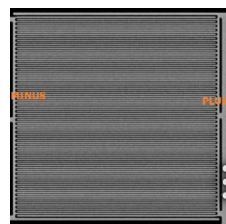
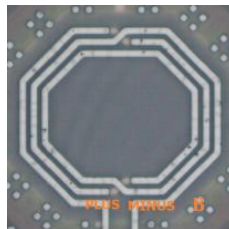
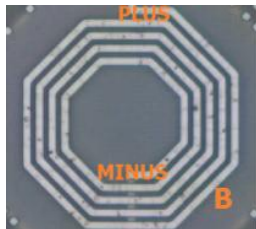
3db Access: 瑞萨获得3db UWB的技术许可, 双方合作共同为智能家居、物联网 (IoT)、工业 4.0, 以及移动计算和车联网应用提供安全访问解决方案

Microchip: 2021年发布UWB芯片产品

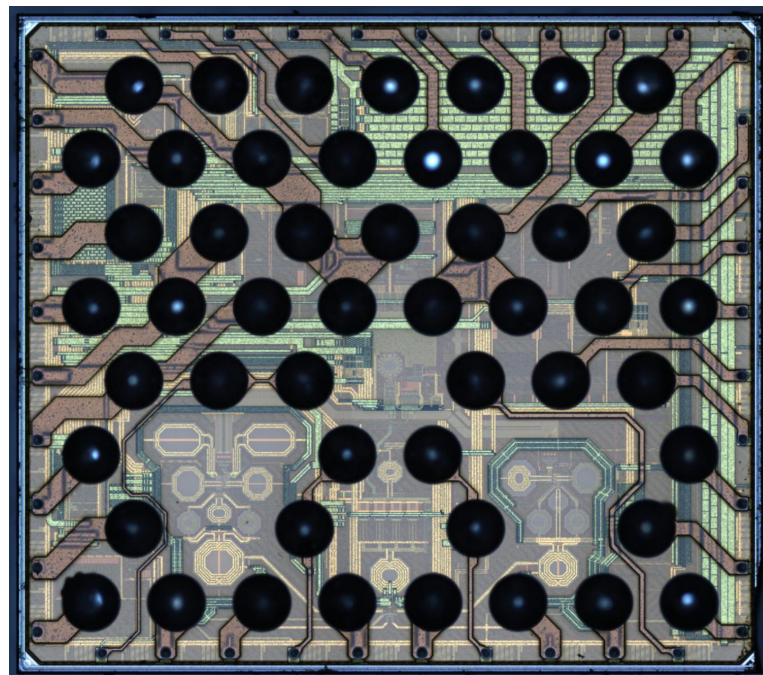
CEVA: UWB技术方案和IP

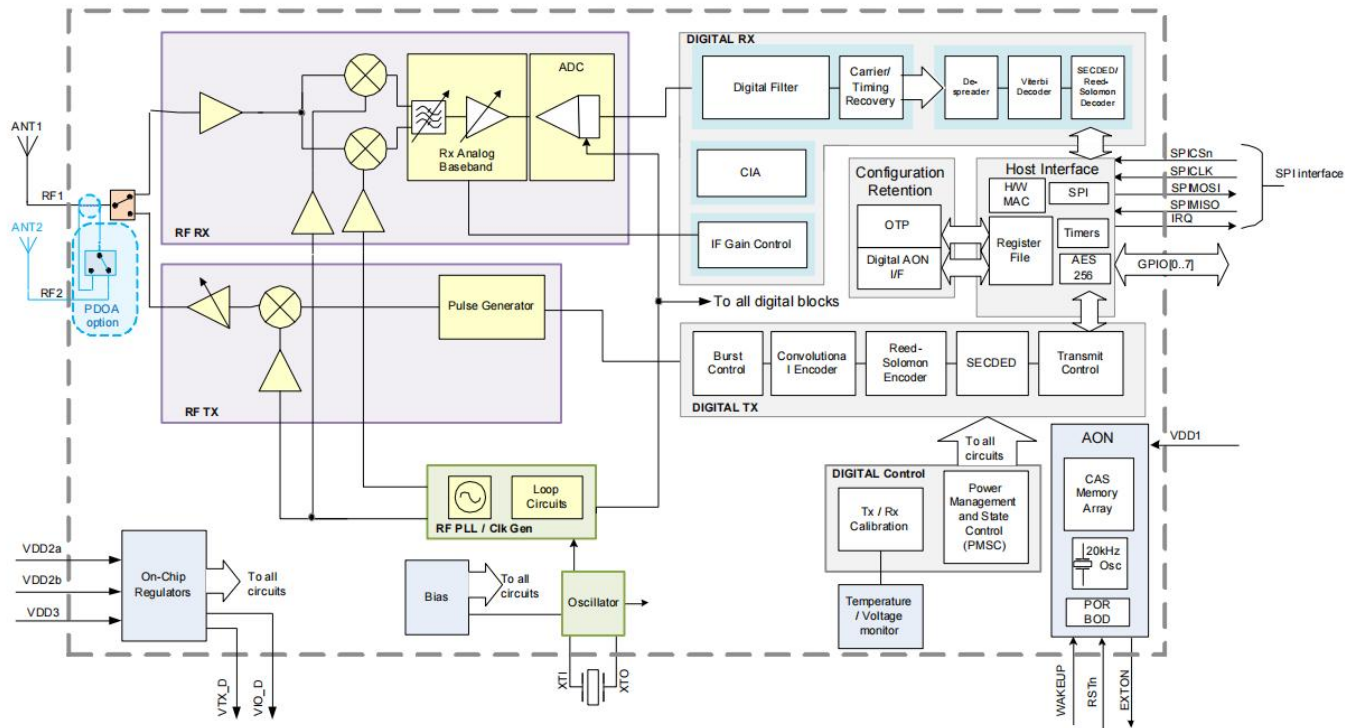
国内UWB芯片厂商: 纽瑞芯、驰芯半导体、精位科技、清研讯科、瀚巍微电子、优智联、捷扬微、守正通信等。



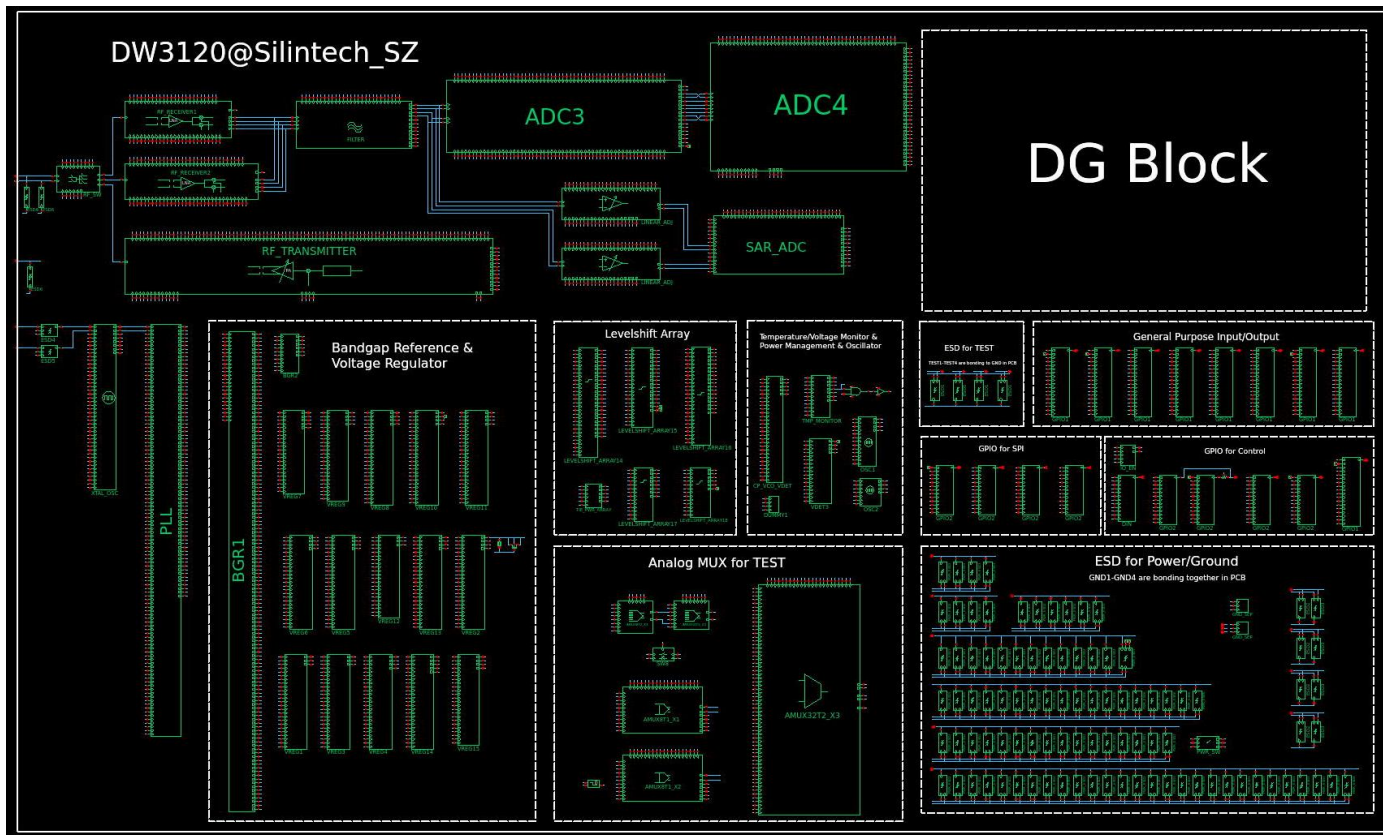


芯片面积	3.43mm*3.03mm
封装	WLCSP52
金属层数	9MCu + 1Al RDL
Metal 2 Pitch	0.14um
Metal 1 Pitch	0.14um
Contact Pitch	0.13um
制程工艺	45nm 1P9M CMOS
特征器件	npn/vpnp/moscap/cmom/rppo/rnp/ind_sym/ind_std

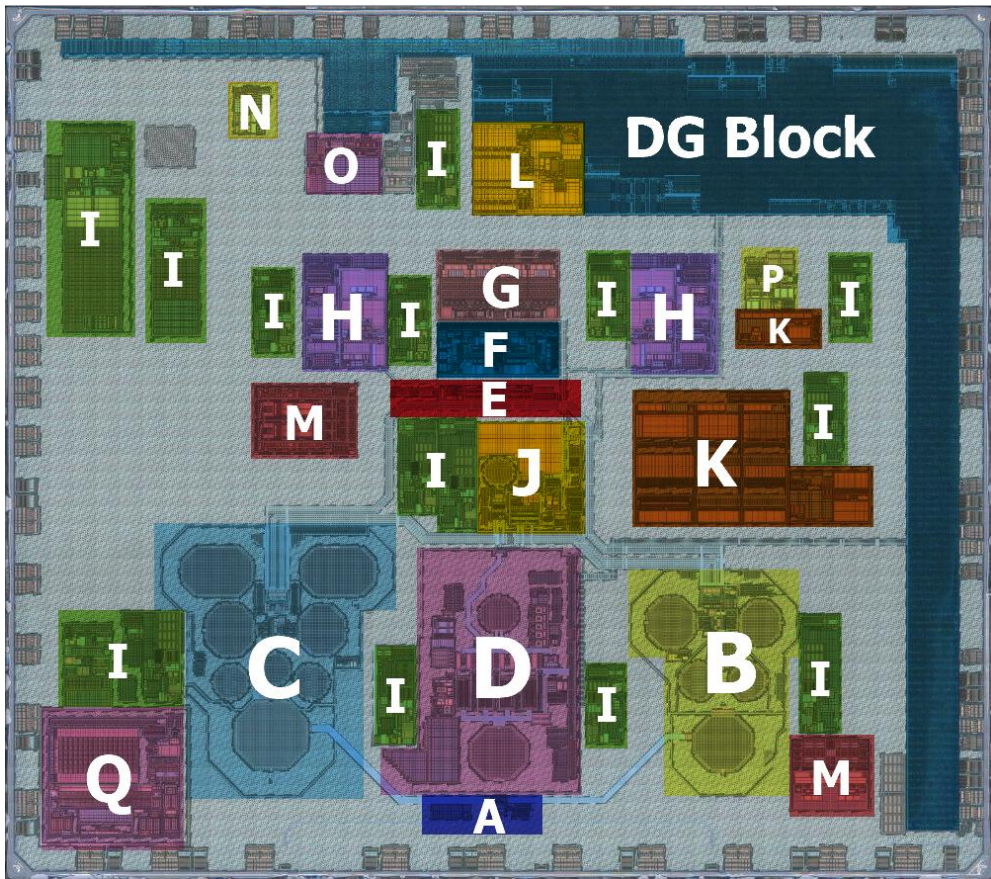




DW3120芯片系统框图

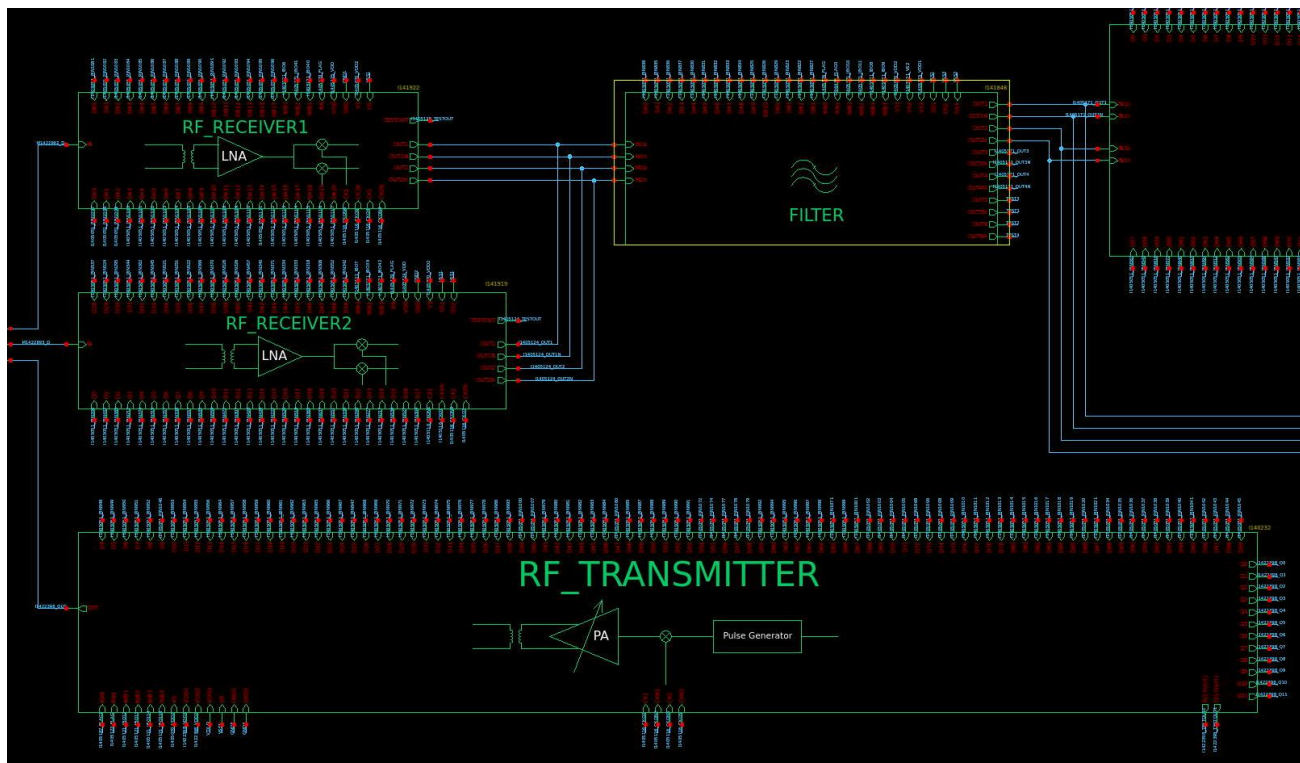


芯联成分析获得的芯片Top电路原理图

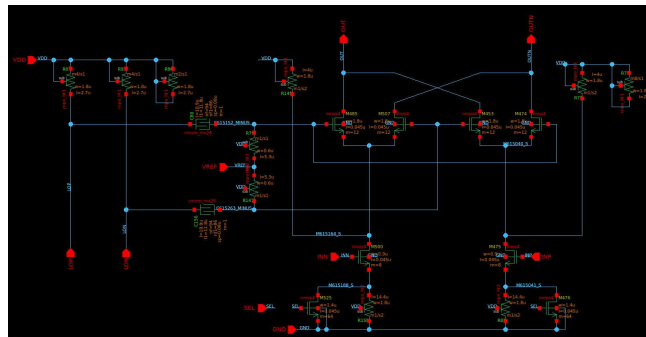
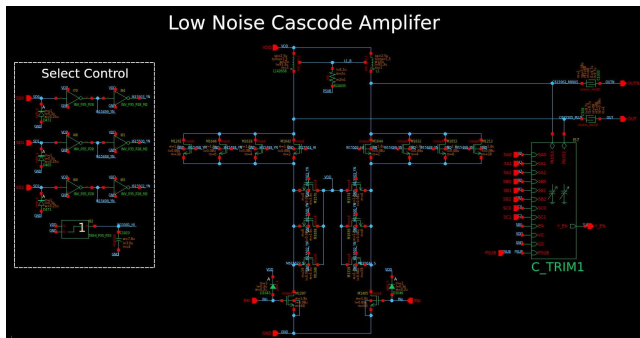
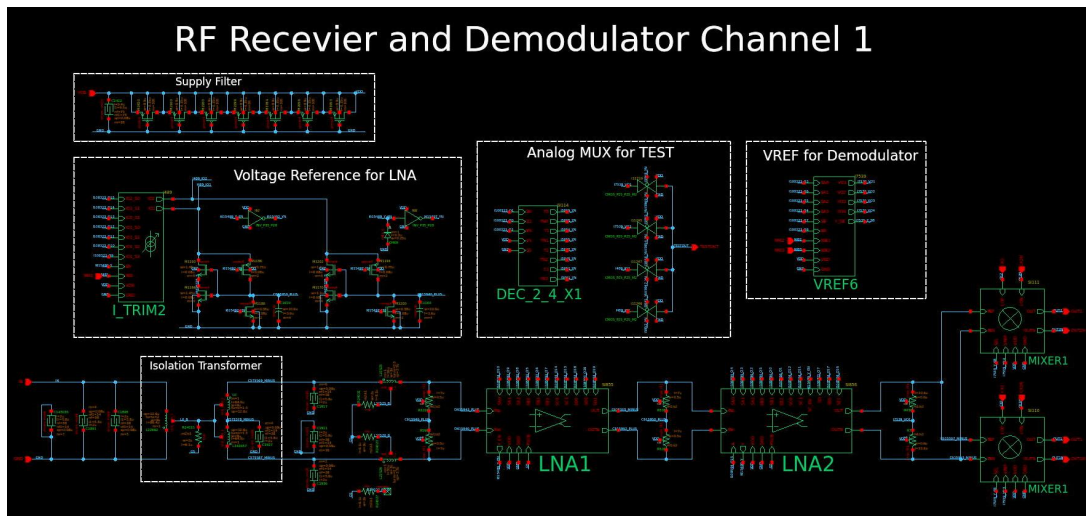


芯片版图架构分析

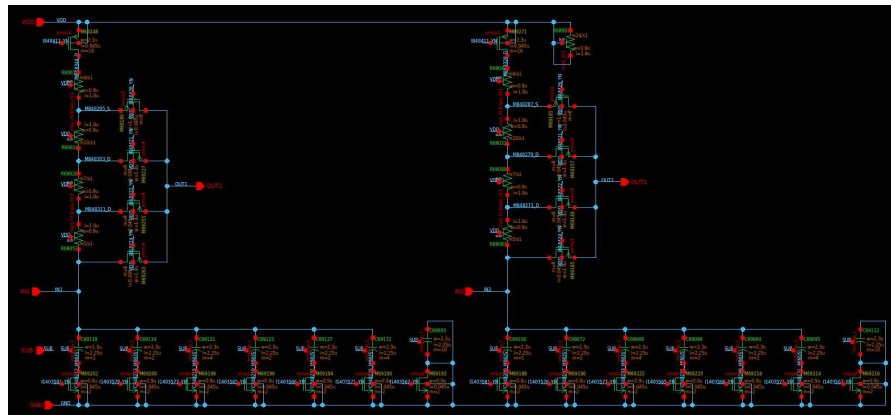
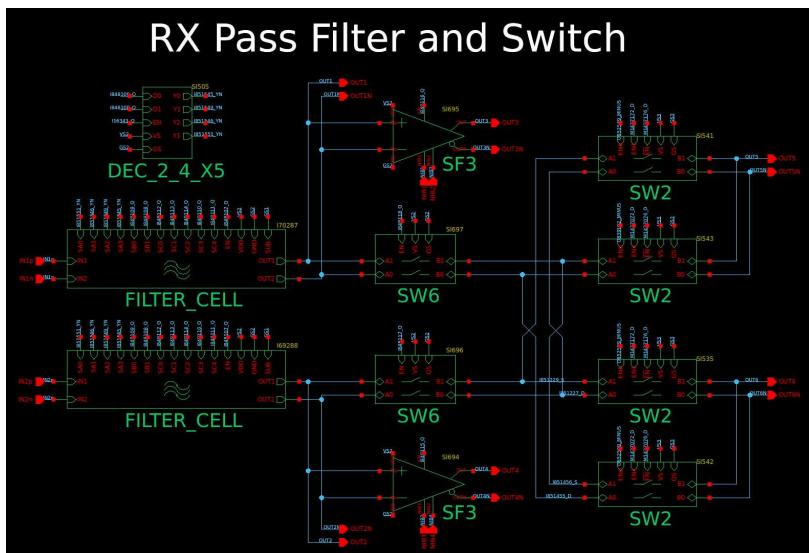
模块	功能定义
A	射频选通开关
B	宽带射频接收通道1
C	宽带射频接收通道2
D	宽带射频发送通道
E	低通滤波器
F	ADC1
G	ADC2
H	Linear Adjuster线性度调节
I	内部LDO调压器
J	PLL时钟基准
K	BGR基准和偏置
L	电荷泵和压控振荡器（for PLL）
M	Analog MUX
N	电压监测
O	温度监测
P	SAR ADC
Q	XTAL OSC（晶振输入放大）
DG Block	数字控制和算法



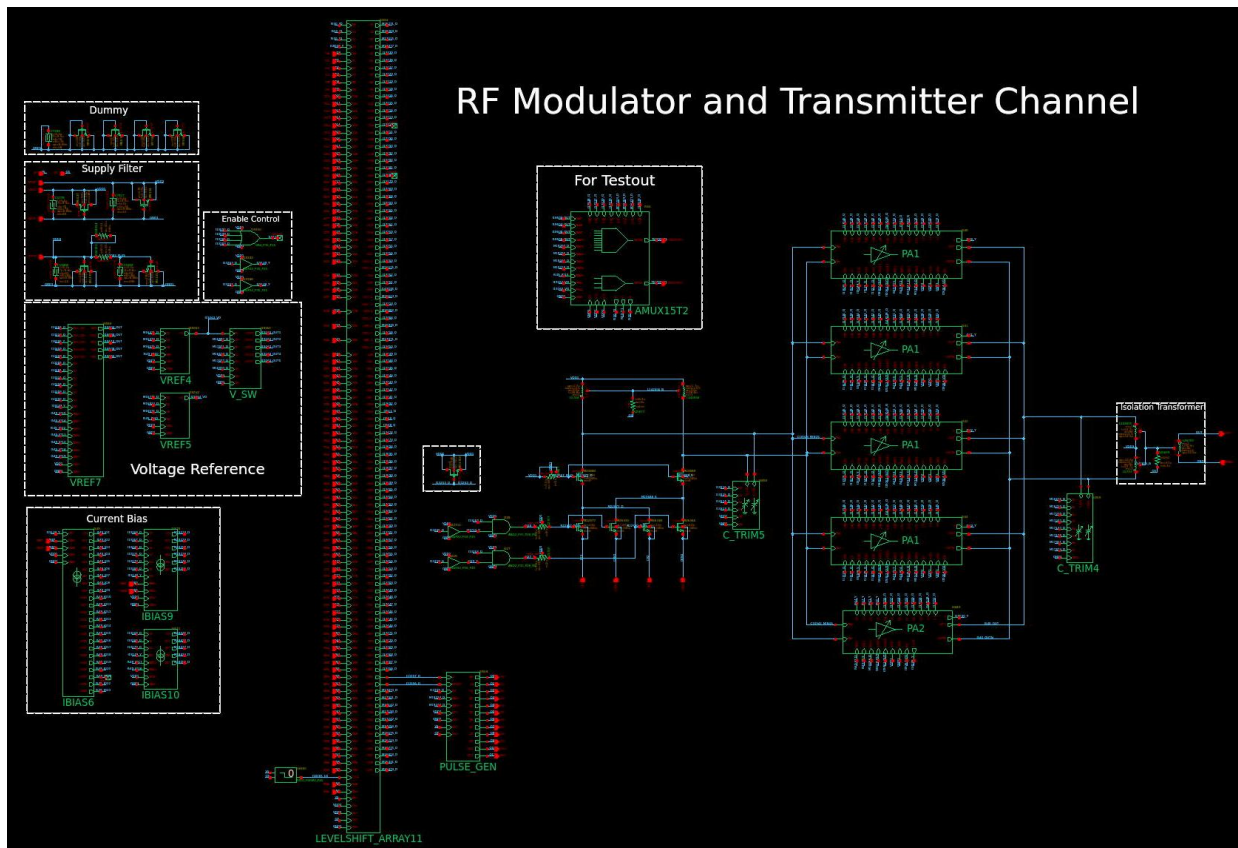
宽带射频接收通道1电路结构



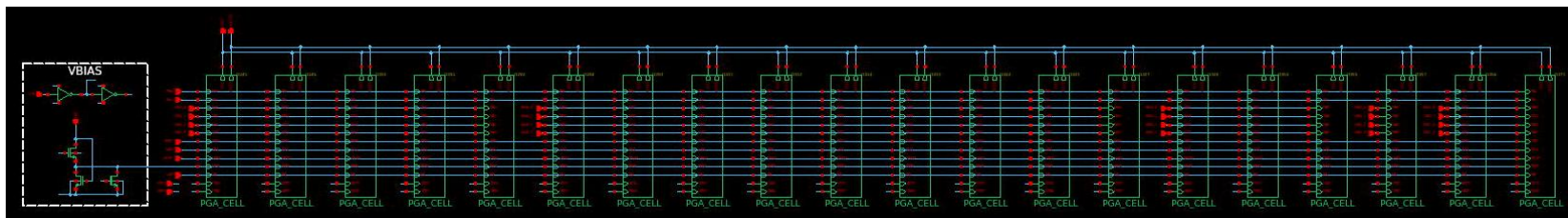
低通滤波模块电路结构



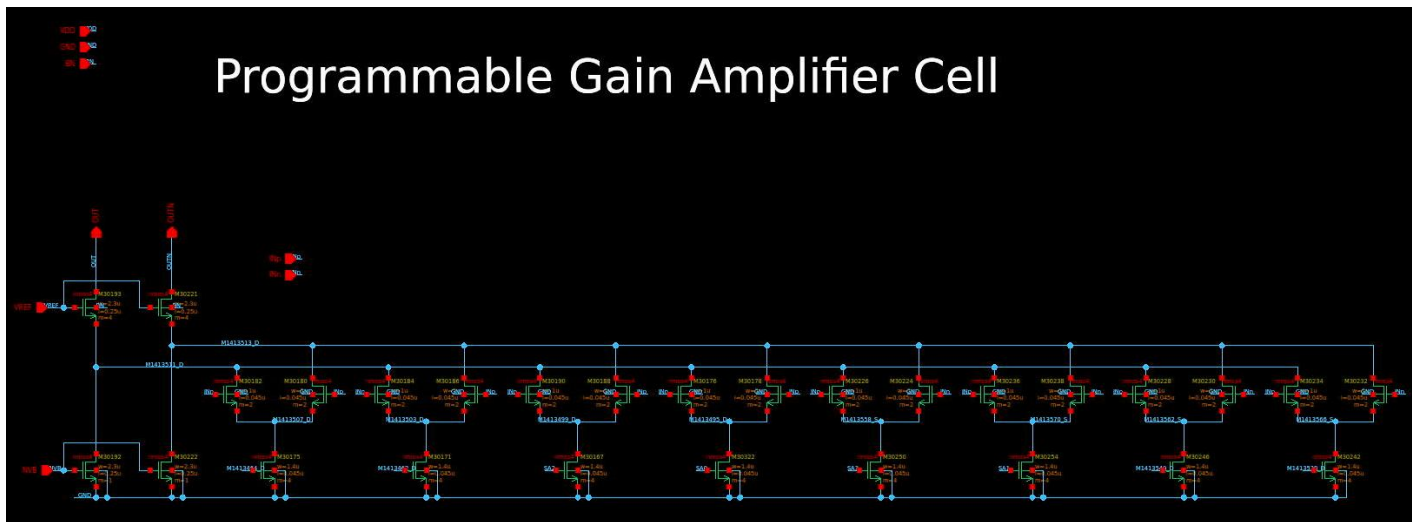
宽带射频发送通道电路结构



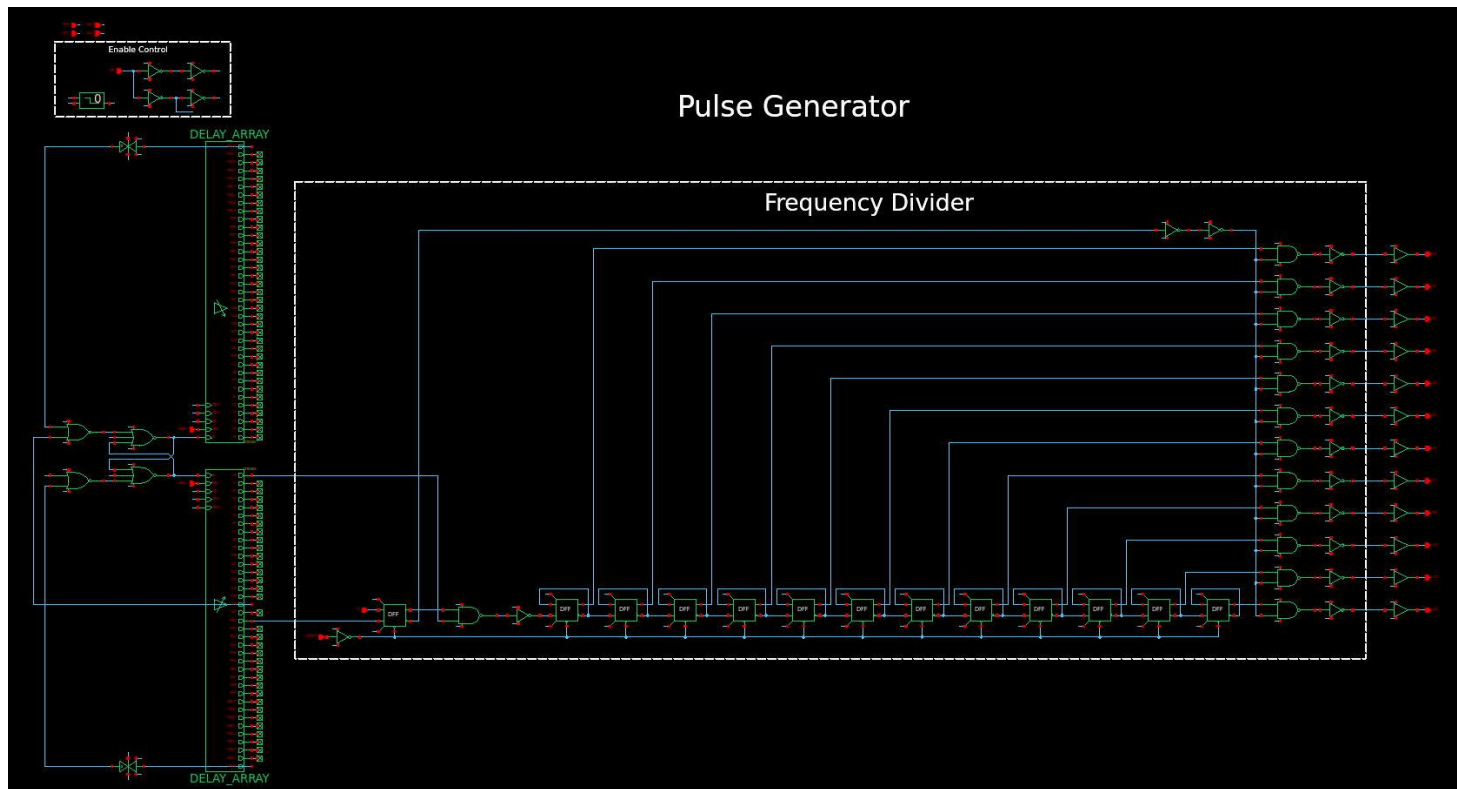
宽带可调功率放大器模块电路结构

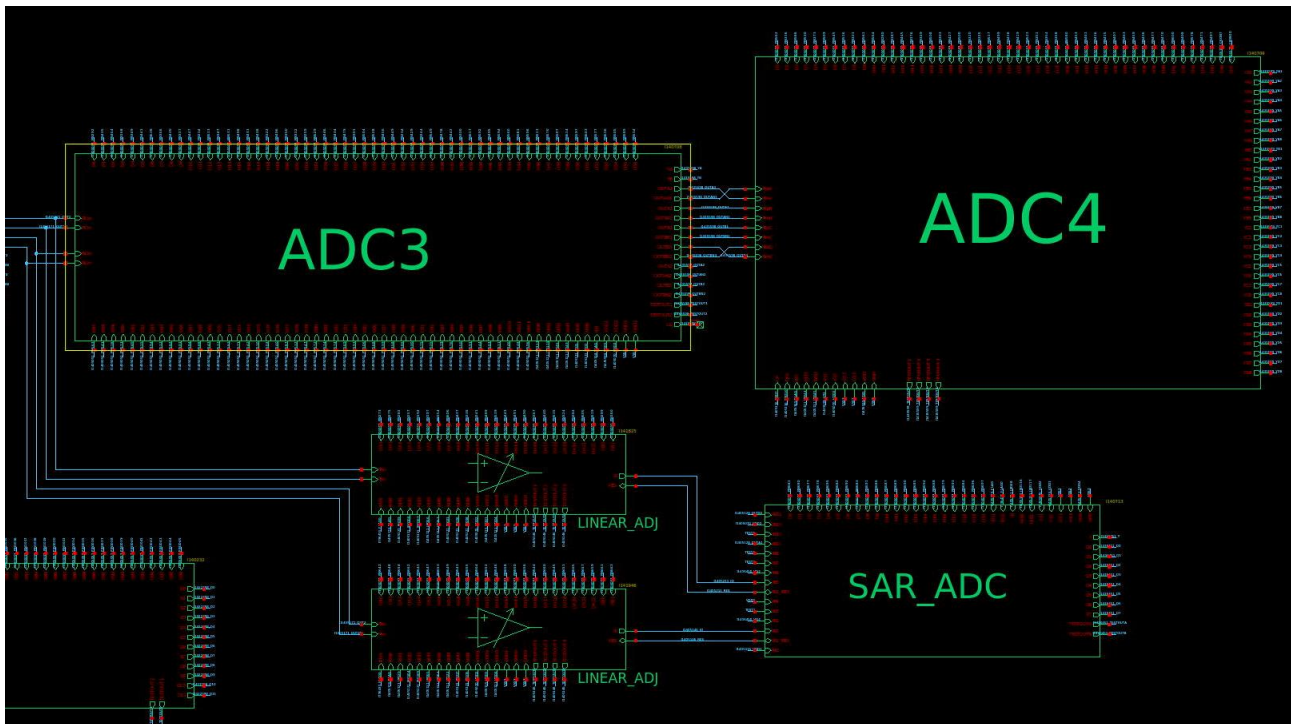


Programmable Gain Amplifier Cell

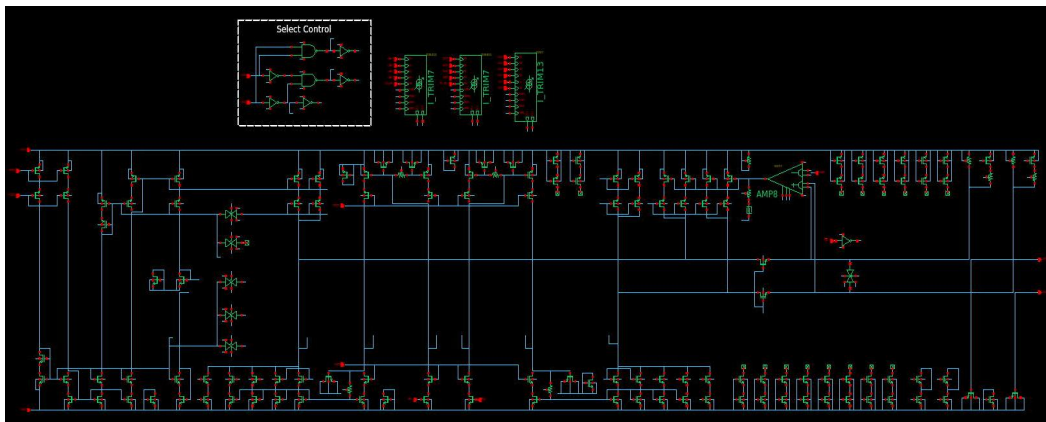
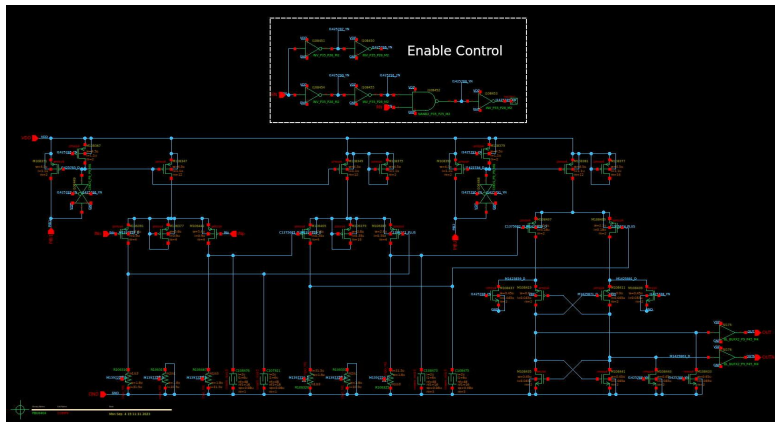
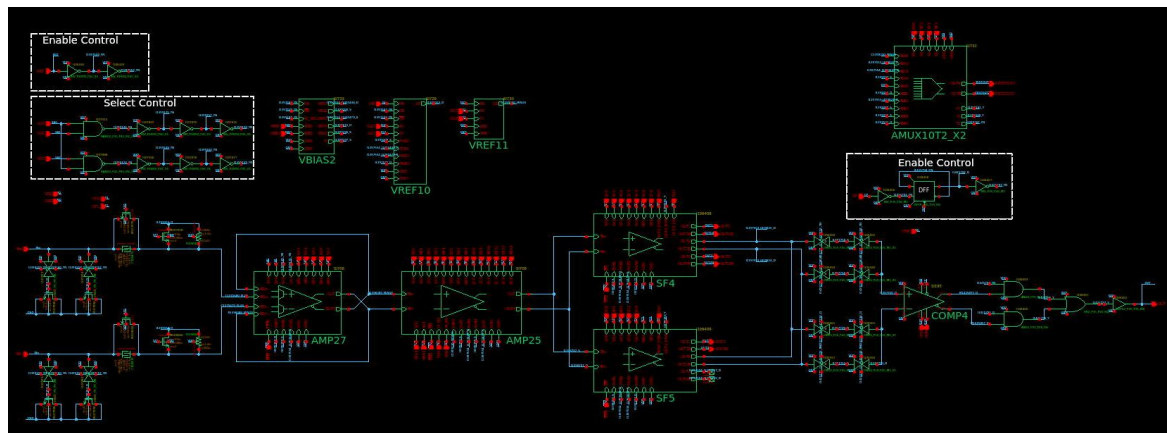


扩频脉冲序列发生器电路结构



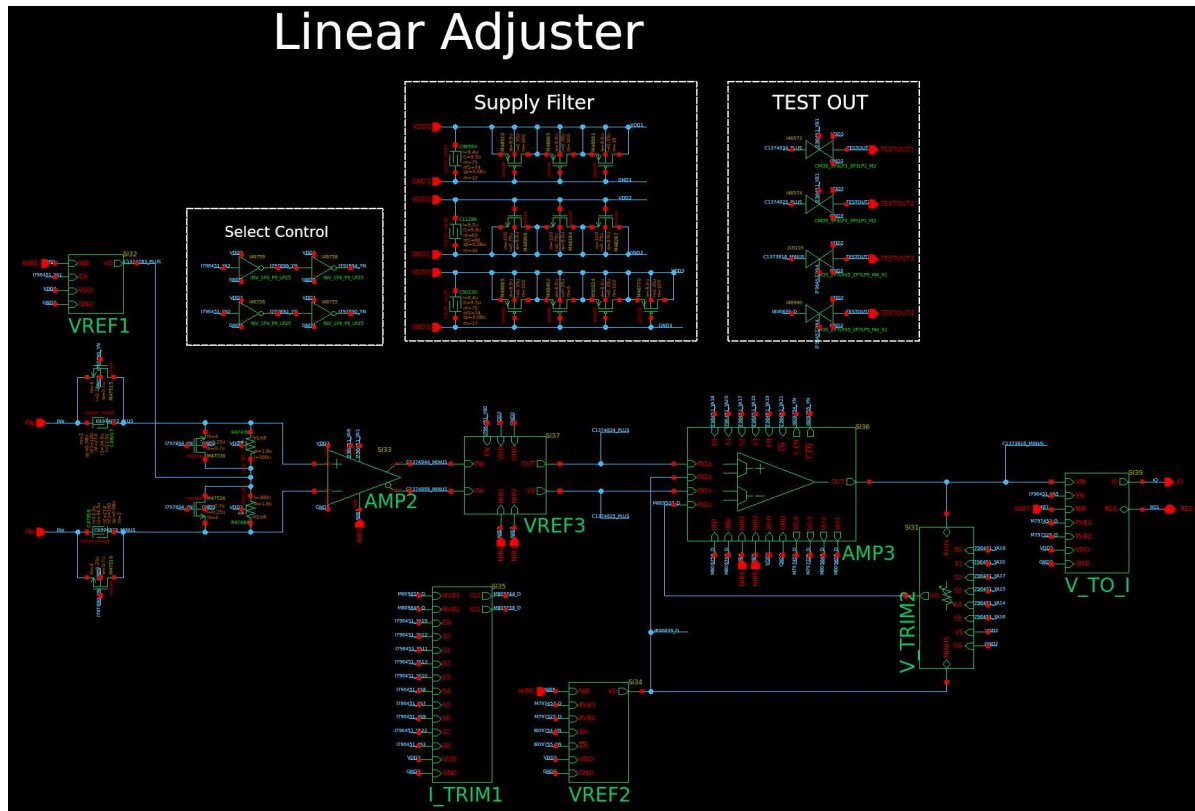


ADC3模块电路结构

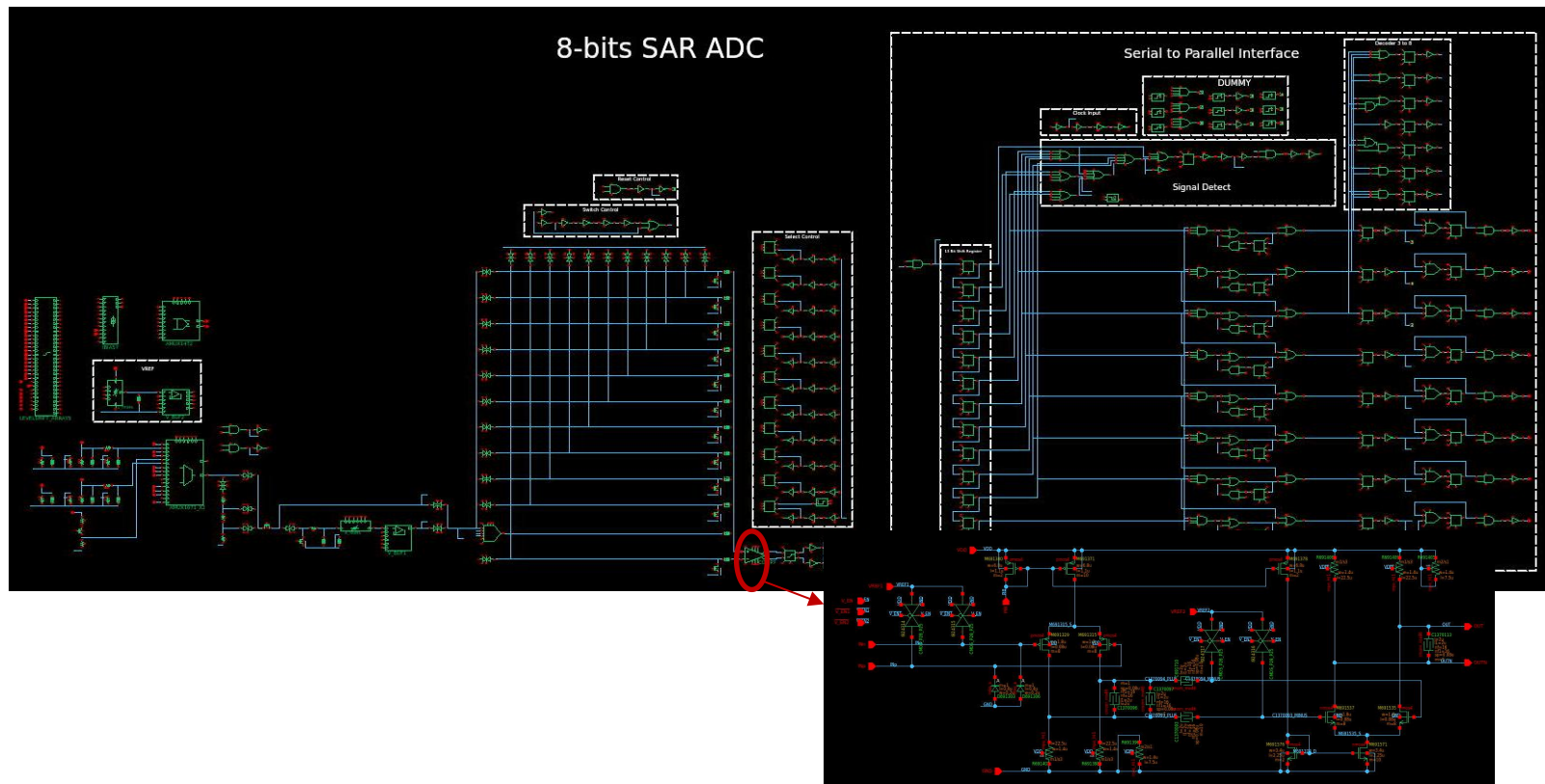


线性度调节模块电路结构

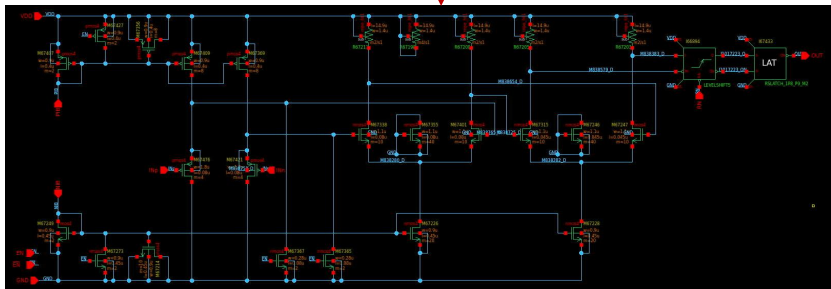
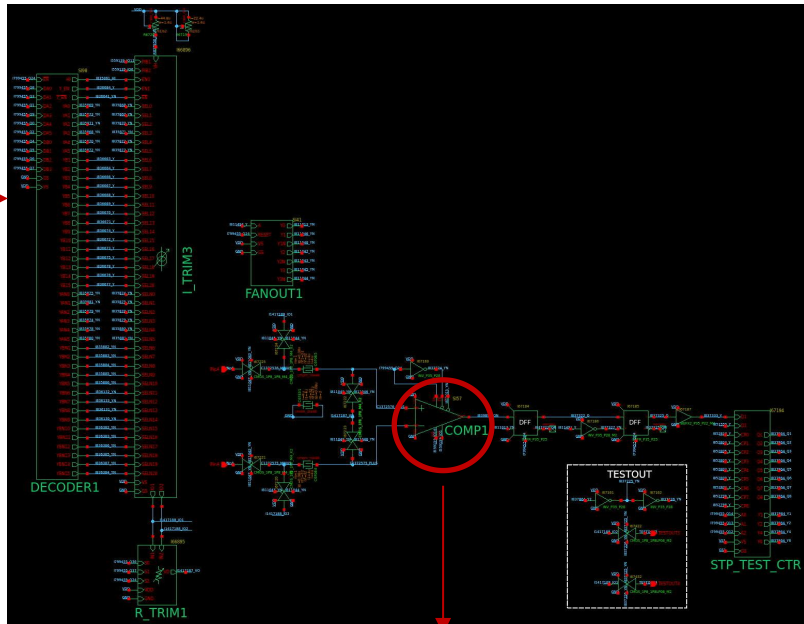
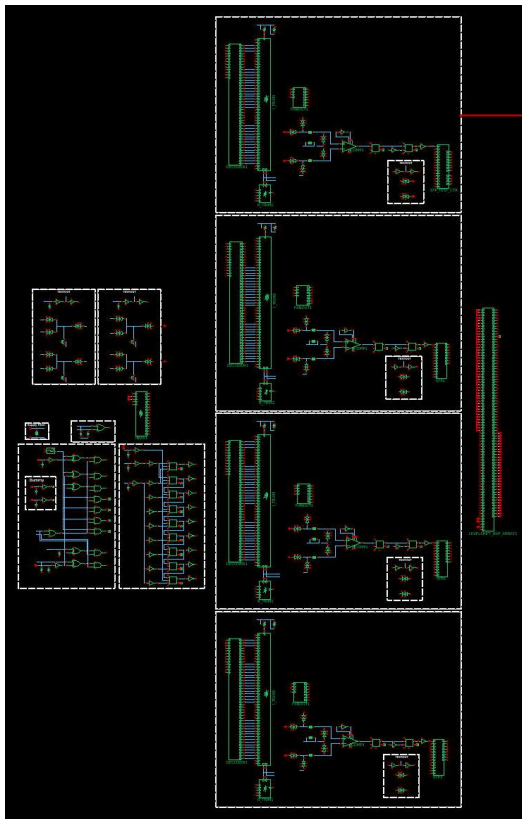
Linear Adjuster



SAR ADC模块电路结构

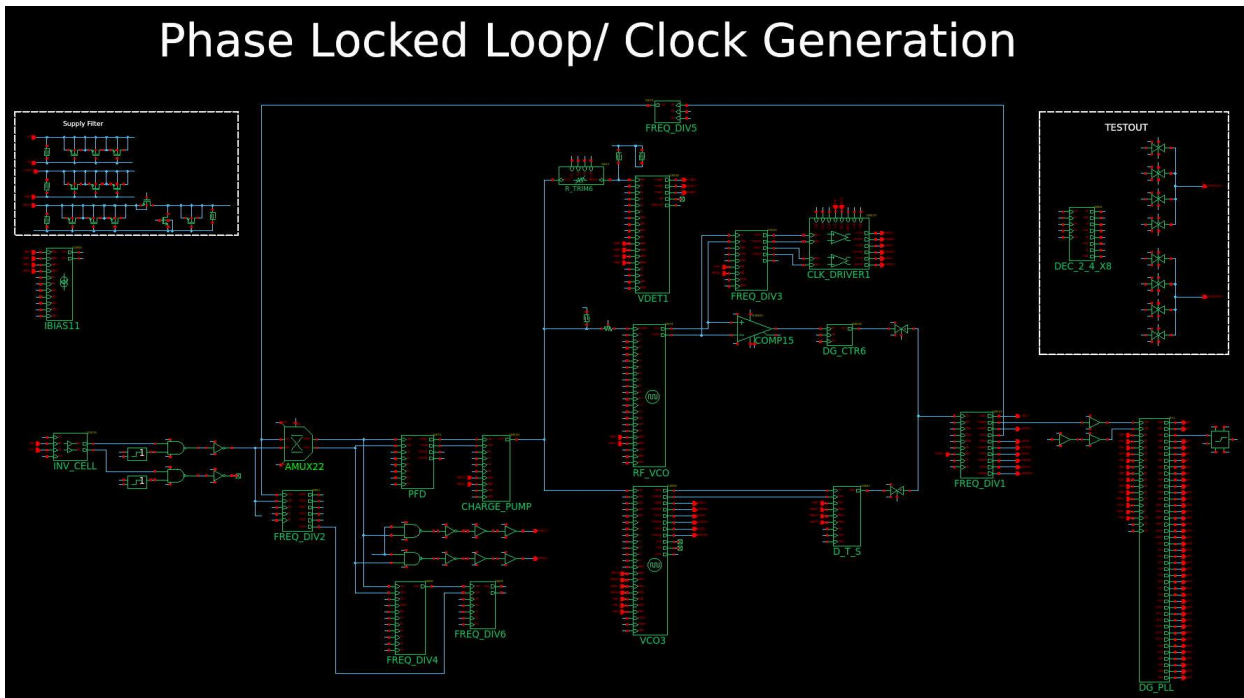


ADC4模块电路结构



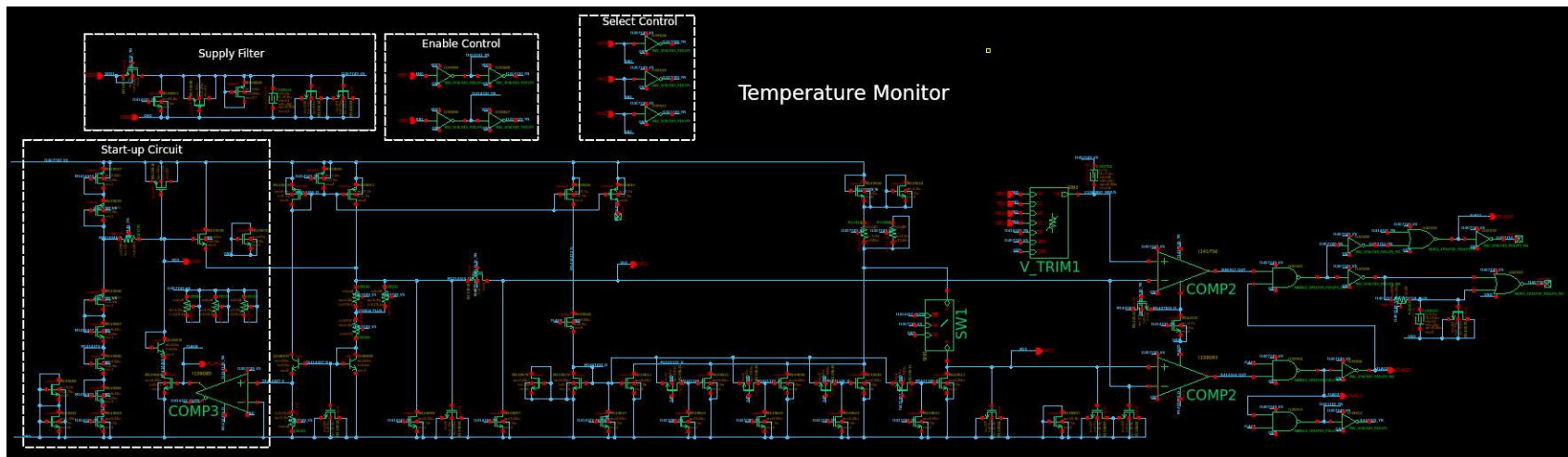
PLL时钟基准模块电路结构

Phase Locked Loop/ Clock Generation



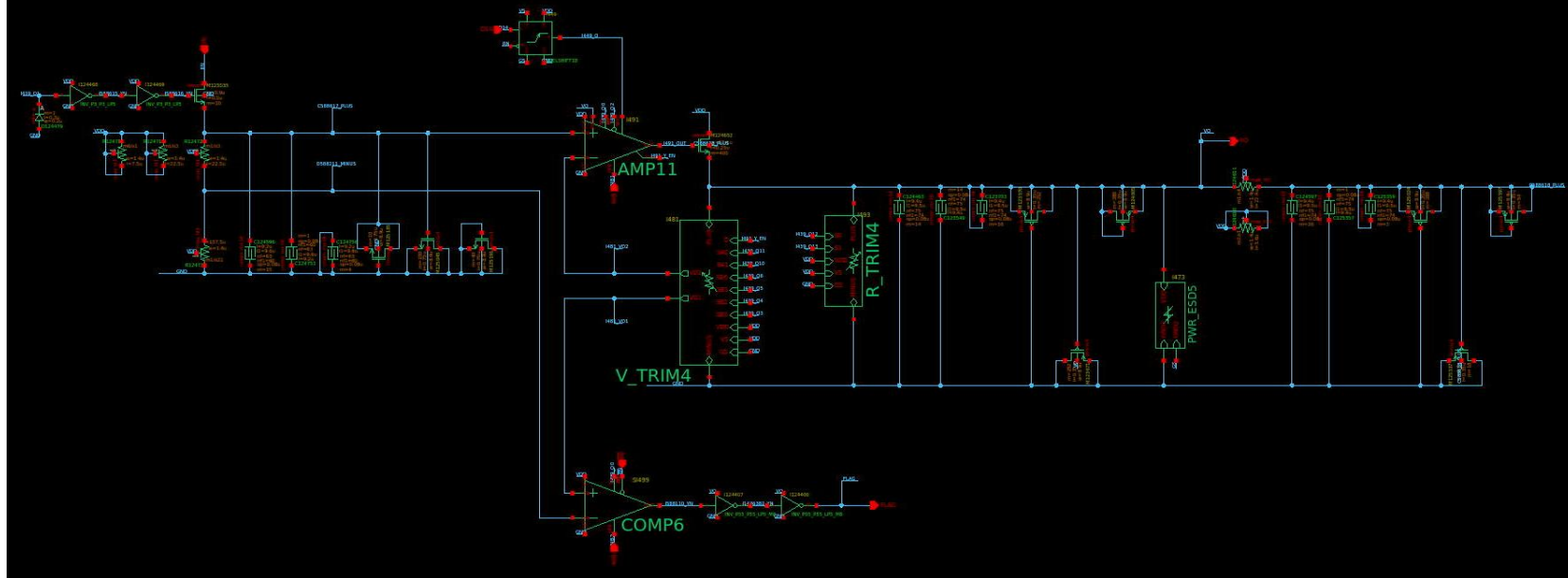
[illegible]

温度监测模块电路结构

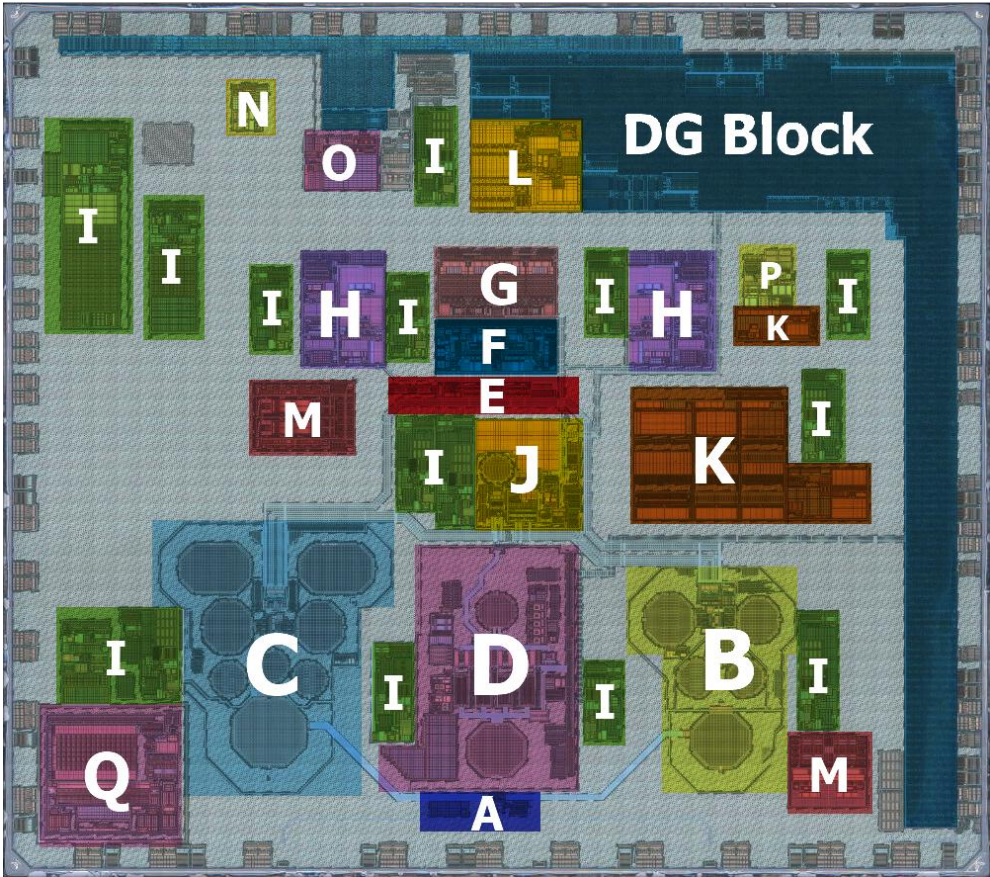


内部LDO电压调节模块电路结构

LDO Voltage Regulator



芯片版图架构分析



模块	功能定义
A	射频选通开关
B	宽带射频接收通道1
C	宽带射频接收通道2
D	宽带射频发送通道
E	低通滤波器
F	ADC1
G	ADC2
H	Linear Adjuster线性度调节
I	内部LDO调压器
J	PLL时钟基准
K	BGR基准和偏置
L	电荷泵和压控振荡器（for PLL）
M	Analog MUX
N	电压监测
O	温度监测
P	SAR ADC
Q	XTAL OSC（晶振输入放大）
DG Block	数字控制和算法



产品介绍 - BunnyGS®系统



芯联成自主研发的BunnyGS®系统，是一款专为集成电路竞争力分析和知识产权分析定制的EDA工具软件，融合了图像处理、AI算法、云计算等关键核心技术，高度集成完备的版图和原理图编辑、数字电路信号流分析和自动布局布线等子系统，强大的电路分析和处理能力，能满足客户对超大规模IC项目的分析需求，最大可处理千万门级集成电路，并提供可定制化的集成电路分析解决方案。

核心技术

版图、原理图处理技术

线网关系一致系/自动化搜索技术

电路技术

核心功能产品

Layout Editor

Schematic Editor

线网追踪功能

自动搜索线、孔、实例、功能模块

交叉定位

逻辑等价的大规模数据简化

PCell绘制版图工具

BOOL仿真工具

算法自动替换PDK工艺库

格式化输出线网功能

主要特点

完备的版图编辑功能

完备的原理图编辑功能

高亮标记线网，可自动追踪模块内部相连的下层线网，从而实现层次化线网追踪

数字门识别、单元识别、线网识别、Via孔识别、功能模块识别，可实现多线程处理和速度优化

可快速实现器件和线网在版图和原理图之间的交叉索引和定位

通过数据简化，能够满足大数据处理需求

兼容Cadence PCell 工艺库，支持使用PCell绘制版图，能支持CSMC、DB、HHNEC、SMIC、TSMC等常见工艺库

最大支持24位数据输入，即可一次完成8192次遍历运算，支持对运算结果进行在线解码

通过器件库和PDK库的器件名称和参数映射关系配置pdkmap.xml文件

支持分类别导出verilog，可以将所有基本单元的functional视图导入到同一文件中，宏模块导入到一个文件中。

Laboratory

2019年

建成超净间实验室

芯联成成为行业内第一个拥有无尘室的电路分析公司



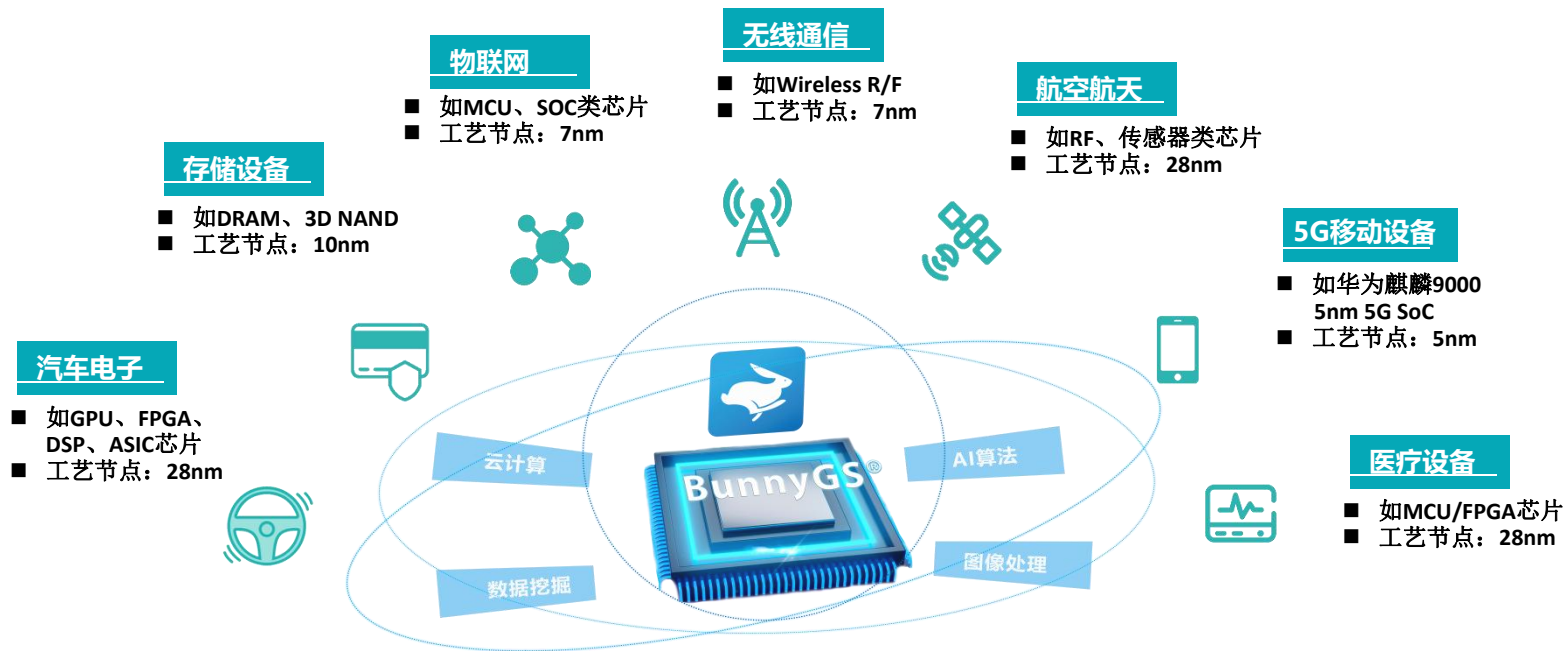
公司成立以来不间断为研究实验室购置高端研究设备，营造良好科研生态环境

- RIE/IBE刻蚀
- SEM/OM显微图像采集
- CMP化学机械研磨
- 特殊工艺剖层
- 多类型芯片染色



完备的EDA工具，可提供多领域的定制化集成电路分析解决方案

产业链下游旺盛的消费需求拉动上游研发，近年来随着汽车电子、IoT物联网、人工智能等新兴领域的崛起不断推动上游IC设计公司以及设备制造商，加速研发高性能CPU、GPU、MCU以及各类SoC芯片。



在这个技术革新日新月异的时代，
苏州芯联成软件有限公司与全球领先趋势共同成长！
帮您快速学习，掌握集成电路一线大厂的先进设计理念与成熟解决方案！



SILINTECH

THANK YOU

www.silintech.com