

BunnyGS 软件 V1.9.0 版本更新说明

本文档仅限于 BunnyGS 软件的用户使用,未得到苏州芯联成软件有限公司的许可,不得用于其他目的。

技术支持信息

用户可以通过以下方式获得本公司的技术支持:

电 话: 0512-87186650

企业网址: www.silintech.com

技术咨询: support@silintech.com

微信二维码:





目 录

第一	章 I	BunnyGS 软件 V1.9.0 版本更新说明	1
	1.1.	优化总线功能	2
		1.1.1. 制作总线	. 2
		1.1.2. 解散总线	. 6
		1.1.3. 重设总线分量管脚次序	. 9
		1.1.4. 总线相关其他操作	. 11
	1.2.	库的管理功能	. 13
		1.2.1. 创建组合库	. 13
		1.2.2. 自定义库显示设置	. 14
	1.3.	单元分组功能	. 17
	1.4.	参数化门电路功能	. 19
	1.5.	标记封闭线网功能	. 21
	1.6.	改变层次化颜色	. 21
	1.7.	使用同一种颜色高亮不同线网	. 22
	1.8.	支持显示多个线网关系线	. 23
	1.9.	其他优化功能	. 25



第一章 BunnyGS 软件 V1.9.0 版本更新说明

BunnyGS 软件 V1.9.0 版本更新如下:

- (1) 支持快速打开和浏览 TB 级芯片图像数据
- (2) 提高芯片图像显示清晰度
- (3) 优化总线功能
- (4) 新增库管理功能
- (5) 新增单元分组功能
- (6) 新增参数化门电路功能
- (7) 标记封闭线网功能
- (8) 支持改变层次化颜色
- (9) 支持使用同一种颜色高亮不同线网
- (10) 支持显示多个线网关系线
- (11) 优化 4K 屏上客户端界面显示问题
- (12) 其他优化功能



1.1. 优化总线功能

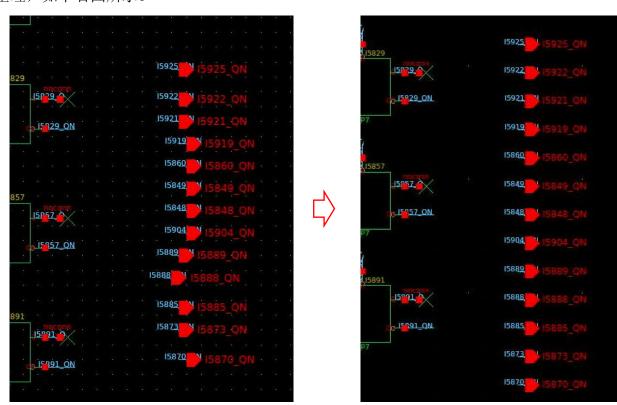
总线功能模块包括制作总线、解散总线、调整管脚次序、模块间总线相互传递等。

1.1.1. 制作总线

按如下步骤操作:

(1) 将无序的管脚的位置调整成有序的

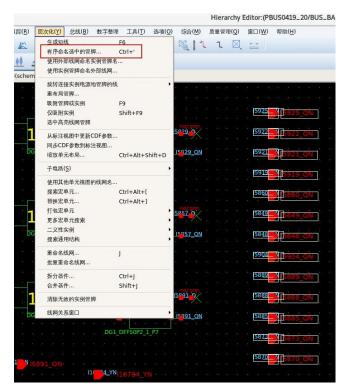
软件是根据管脚的 Y 值按照自上而下的顺序命名管脚的,注意不是水平方向。所以要按照自上而下的顺序手动排列管脚位置,如下左图所示。可以结合左对齐 、右对齐 和垂直等间距 按钮进行整理,如下右图所示。



(2) 有序命名管脚

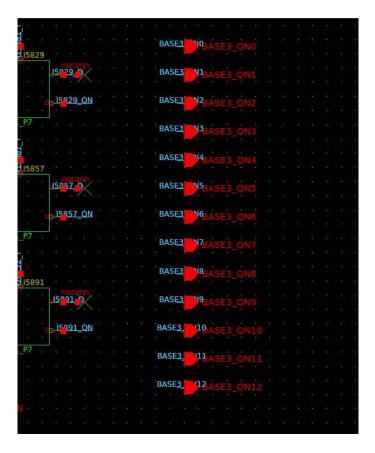
选中这些管脚,点击菜单"层次化→有序命名选中的管脚",在弹出的对话框上输入"基础名称", 勾选"降序"或"升序",点击"确定"。注意,基础名称不要以数字结尾。

2023/11/6





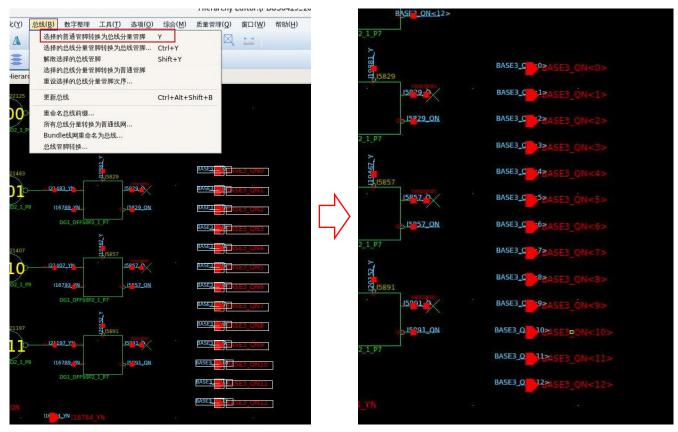
有序命名的管脚如下图所示。



(3) 将普通管脚转换为总线分量管脚

选中有序命名的管脚,点击菜单"总线→选择的普通管脚转换为总线分量管脚"将管脚转换为总线分量管脚,形如 BASE3_QN<0>、BASE3_QN<1>。





(4) 将总线分量管脚转换为总线管脚

选中这些总线分量管脚,点击菜单"总线→选择的总线分量管脚转换为总线管脚"将总线分量管脚转换为总线管脚,形如 BASE3_QN<0:12>,如下图所示。





(5) 更新管脚

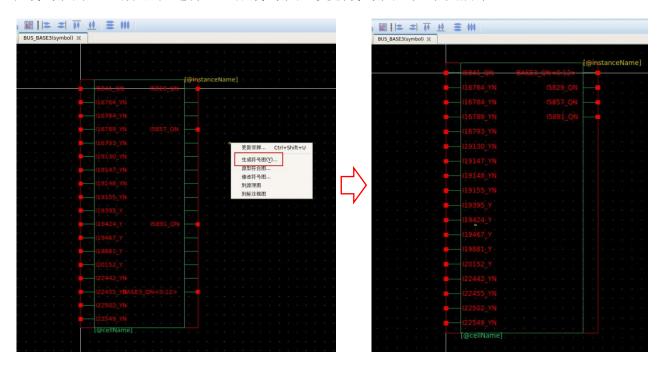
转换后的总线管脚如下图所示,鼠标右键选择"更新管脚",将总线管脚更新到其他视图。





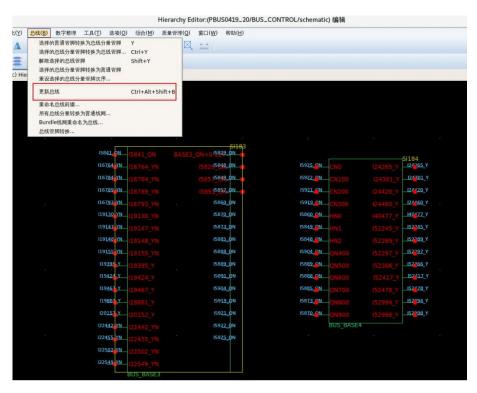


在符号图中, 鼠标右键选择"生成符号图"更新符号图, 如下图所示。

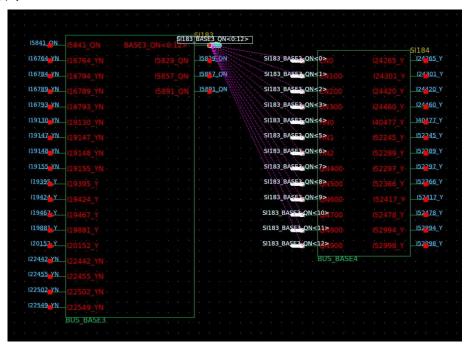


(6) 在上层单元更新总线

在上层单元,选中实例,点击菜单"总线→更新总线"更新总线,再点击菜单"工具→优化 当前屏连线"将多余的连线优化掉。



总线如下图所示。



注意,制作总线后要更新管脚和更新总线。

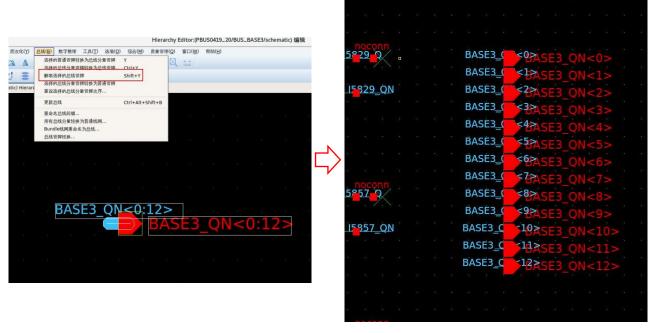
1.1.2. 解散总线

按如下步骤操作:

(1) 解散总线管脚

在电路图中,选中总线管脚,点击菜单"总线→解散选择的总线管脚"将管脚转换为总线分量管脚。





(2) 将总线分量管脚转换为普通管脚

选中总线分量管脚,点击菜单"总线→选择的总线分量管脚转换为普通管脚"将总线分量管脚转换为普通管脚,如下图所示。



(3) 更新管脚

鼠标右键选择"更新管脚",将管脚更新到其他视图。在符号图中,鼠标右键选择"生成符号图" 更新符号图。

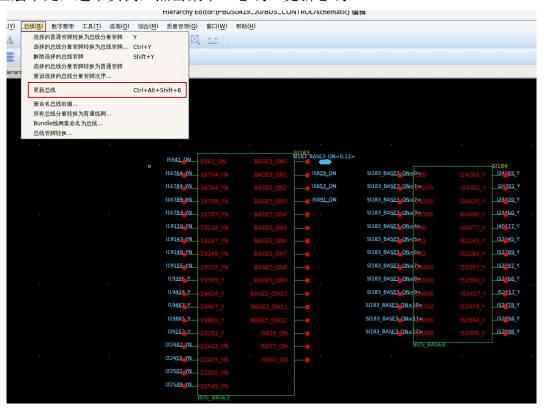
2023/11/6





(4) 更新总线

在上层单元,选中实例,点击菜单"总线→更新总线"。

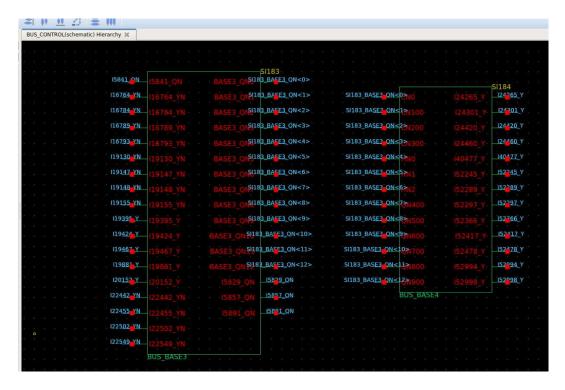


8

结果如下图所示。

2023/11/6





注意,解散总线后要更新管脚和更新总线。

1.1.3. 重设总线分量管脚次序

在对多个单元制作总线时,可能会出现下图所示的情况。BUS_BASE4 单元的总线为BASE4_IN<0:12>, 而 BUS_BASE3 单元标红的总线为: SI184_BASE4_IN[1],SI184_BASE4_IN[0], SI184_BASE4_IN[2],SI184_BASE4_IN[3],SI184_BASE4_IN[4]......SI184_BASE4_IN[12]

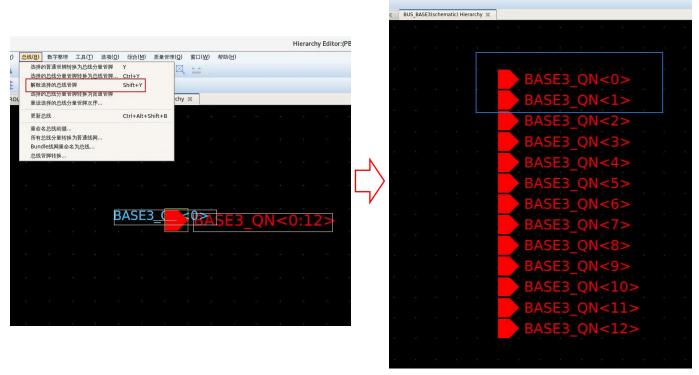


原因是 BASE3_QN<1>与 BASE4_IN<0>有线网连接关系,BASE3_QN<0>与 BASE4_IN<1>有线网连接关系。BASE3_QN 与 BASE4_IN 的管脚顺序不一致。这种情况可以先解散总线管脚,然后重设总线分量管脚次序,最后再重新制作总线。

(1) 解散总线管脚

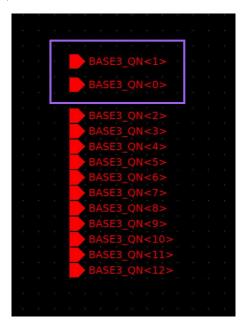


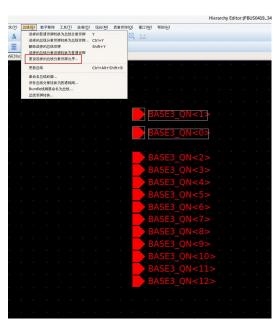
选中总线管脚,点击菜单"总线→解散选择的总线管脚",解散后的管脚如下图所示。



(2) 重设总线分量管脚次序

按左下图所示移动调整管脚位置,选中这些总线分量管脚,点击菜单"总线→重设选择的总线分量管脚次序"。

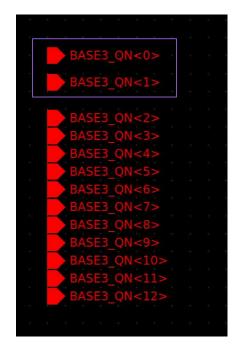




在对话框上指定"总线次序",点击"确定",调整后的总线分量管脚如下图所示。







(3) 重新制作总线

按照 1.1.1 小节的步骤,将 BASE3_QN<0>,BASE3_QN<1>......BASE3_QN<12>重新转换为总线管脚,再更新管脚、生成符号图、更新总线,重新制作的总线如下图所示。



1.1.4. 总线相关其他操作

(1) 将总线分量线网转换为普通线网的操作为:点击菜单"总线→总线分量线网转换为普通线网",将选中的线网或指定总线分量前缀的线网转换为普通线网。

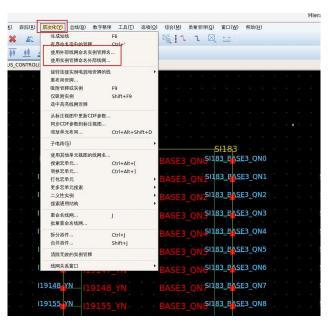




(2) 模块间总线相互传递

在上层单元,选中实例,点击菜单"层次化→使用外部线网命名实例管脚名",可以将线网名传递到管脚。

在上层单元,选中实例,点击菜单"层次化→使用实例管脚命名外部线网",可以将管脚名传递 到线网。

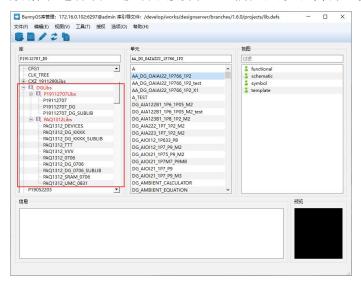




1.2. 库的管理功能

当 designserver 服务器上项目库的数量较多时,项目库在库管理界面以列表形式显示,没有层次结构。项目经理或管理人员在查看某一类特性项目时,查找极不方便。

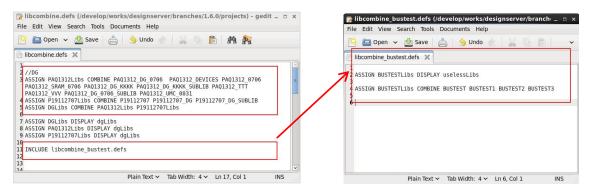
BunnyGS 新增了项目库分类显示功能,库管理器允许您对多个库进行分组或嵌套显示。组合库是由其他库组成的虚拟库,数据未进行物理移动或复制,它们只是以合并形式显示在组合库下。



组合库以树形显示。库名称旁边的"+"图标表示它是一个组合库,并在其下具有层次结构。双击组合库或单击"+"图标可显示它包含的库。请注意,组成组合库的各个库不会显示在顶层,它们仅显示在组合库下。

1.2.1. 创建组合库

组合库是通过在 libcombine.defs 文件中设置带有组合属性的 ASSIGN 语句创建的,软件支持通过 INCLUDE 语句引用其他 defs 文件。如下图所示。



在 lib.defs 文件同级目录内, 找到 libcombine.defs 文件并打开。如果没有 libcombine.defs 文件,则新建空白文件。

libcombine.def 文件内容介绍:

- ❖ 在语句行起始处使用"#"或"//"注释
- ❖ 定义组合库: ASSIGN combinedLibName COMBINE libA libB subCombinedLibNameA...

其中, combinedLibName 是上层组合库的名称, libA 和 libB 是组成组合库的库。



subCombinedLibNameA 是已经定义的子组合库名称。

❖ 加载其他 defs 文件: INCLUDE filePathName

其中, filePathName 是 defs 文件绝对路径或相对路径。

注意:

- ASSIGN 语句中指定的所有库必须已在 lib.defs 文件中定义, 否则 ASSIGN 语句将忽略该库。
- 一个库可以放置在多个组合库中。
- 组合库名称与项目库名称不要相同。组合库名称建议为 ADC、SMIC、后缀 Libs 等。
- ASSIGN 语句可以建立库的嵌套层次结构,组合库中可以包含组合库,不允许成环嵌套。
- 新增项目库或修改项目库名称后,应手动编辑 libcombine.defs 文件进行修改。软件不会自动 更新该文件。

libcombine.defs 文件编辑完成后,在库管理界面点击刷新按钮 之或重新登陆客户端查看组合库。

1.2.2. 自定义库显示设置

BunnyGS 提供了一组预定义的属性,您还可以添加自定义属性,属性保存在 displayPrefs 文件中。 路径为\$designserver 路径/.designserver/libManager/displayPrefs。

通过库管理器的"视图→显示选项"菜单,您可以查看现有属性的列表、修改这些属性的显示设置以及定义新属性。

1.2.2.1. 创建新的库属性

要创建新的库显示属性,步骤如下:

▶ 在库管理界面,点击菜单"视图→显示选项",弹出"显示设置"窗口,如下图所示。

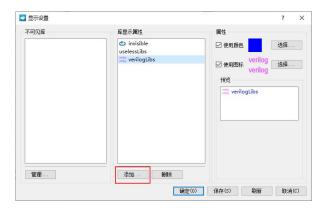


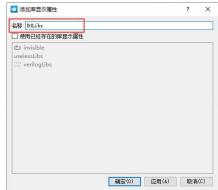


- "库显示属性":列表框显示所有预定义属性和自定义属性
- "属性":显示属性的当前显示设置。
- "预览":显示具有这些显示设置的示例库名称。
- ▶ 单击"添加"按钮,在弹出的对话框上输入属性的名称,并点击"确定"或"应用"。如果要从



其他属性复制显示设置,请勾选"使用已经存在的库显示属性",然后从列表中选择该属性。



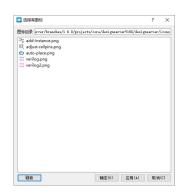


注意,属性名称不能包含空格。不要手动编辑 displayPrefs 文件。

选择属性,设置颜色和图标

选择属性,勾选"使用颜色",点击"选择",然后从弹出的对话框中选择颜色。勾选"使用图标",点击"选择",然后从弹出的对话框中选择图标。





- "图标目录":图标所在的目录路径,通常为 designserver/icons 目录。
- "刷新": 图标目录中的图标有更新后,点击"刷新"按钮进行刷新。
- 单击"确定"或"保存"

点击"确定"或"保存"按钮应用您的更改。标记有您更改的属性的库现在显示为新设置。



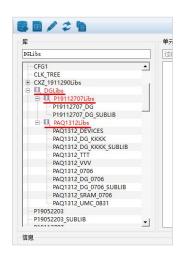
- "确定":应用您的更改,并关闭窗口。
- "保存":应用您的更改,并立即将其保存到 displayPrefs 文件中。
- "刷新":从 displayPrefs 文件中读取库显示属性。
- "取消": 关闭窗口。

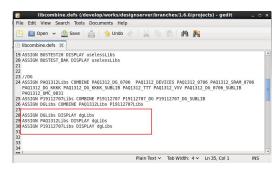


注意,不要手动编辑 displayPrefs 文件。

1.2.2.2. 设置库的显示属性

库管理界面中,组合库或者项目库可以以不同的颜色或特定图标显示。要设置库的显示属性,需要编辑 libcombine.defs 文件。





ASSIGN 语句格式: ASSIGN libNameOrCombineName DISPLAY attributeName

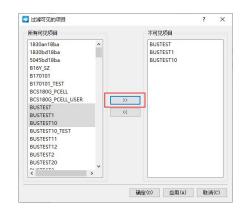
其中,libNameOrCombineName 是需要设置显示属性的项目库或组合库名称, attributeName 是属性的名称。

libcombine.defs 文件编辑完成后,在库管理界面点击刷新按钮 ²或重新登陆客户端查看组合库的显示。

1.2.2.3. 设置库不可见

您可以根据需要设置库不可见。在库管理界面,点击菜单"视图→显示选项",在弹出的对话框上点击"管理"按钮,弹出"过滤可见的项目"对话框。选择项目移到右侧"不可见项目"列表框中,点击"确定"或"应用"。

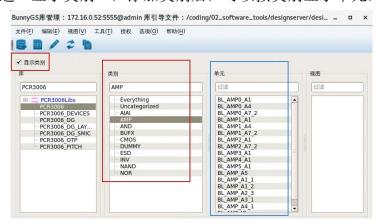






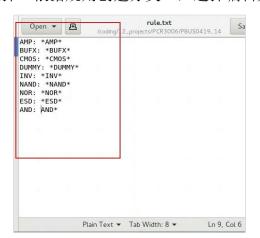
1.3. 单元分组功能

在库管理界面,勾选"显示类别",添加类别后,可以按类别显示单元,方便快速查找。



添加类别的方式有两种,分别为:

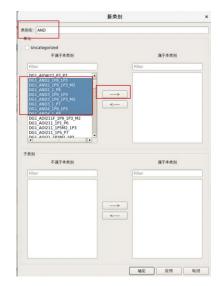
(1) 先参考下图,在客户端计算机上编辑好 rule 文件。在库管理界面类别栏空白区域,鼠标右键选择"根据规则创建分类",选择编辑好的 rule 文件,点击"OK"。





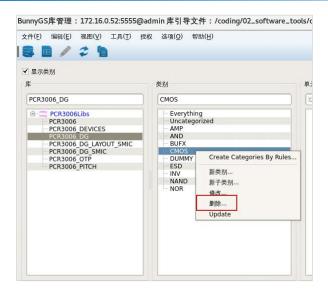
(2) 在库管理界面类别栏空白区域,鼠标右键选择"新类别",在弹出的对话框上,输入"类别名"选择相应的单元,点击"确定"。

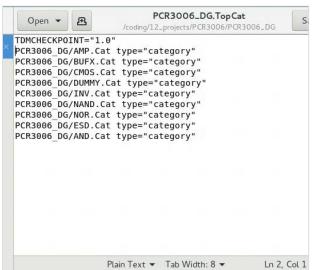




删除类别的操作:选中类别,鼠标右键"删除"。或者在项目目录内找到相应的 TopCat 文件,删除该文件或删除该文件中的内容。







2023/11/6

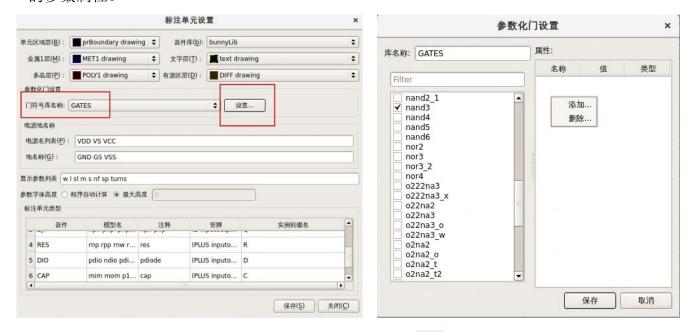
18



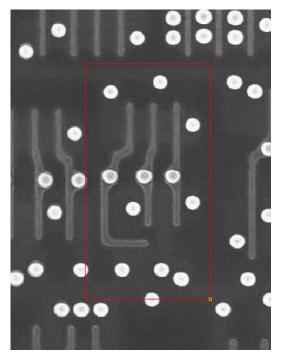
1.4. 参数化门电路功能

步骤如下:

- ▶ 将门符号库先添加到 lib. defs 文件中,确保门符号库可见。
- ▶ 点击菜单"选项→器件设置",下拉选择门符号库名称。点击"设置"图标,可以添加或删除门的参数属性。



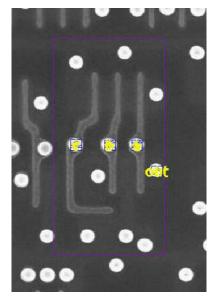
➤ 在 annotatelayout 视图中,查看图像并分析,点击图标 标注参数化门。在弹出的对话框上选择单元类型,输入参数值。





标注管脚,如下图所示。



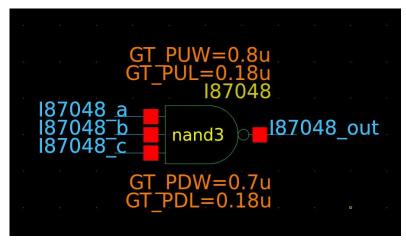


▶ 标注完成后,点击菜单"工具→转换为原理图",在弹出的对话框,"其他参考库"填写相应的门符号库。





生成的原理图如下图所示。

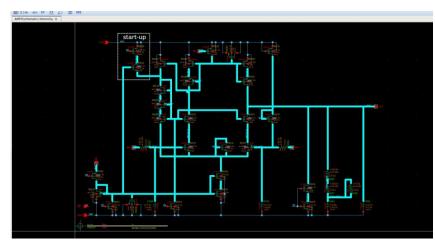




1.5. 标记封闭线网功能

如果一根线网上的所有引脚通过线物理连接起来,这样的线网称之为封闭线网,可以通过颜色进行标记。点击菜单"跟踪→标记封闭线网"或按快捷键 A 进行标记,如下图所示。

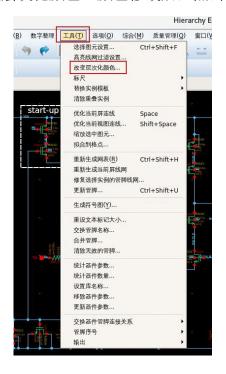




取消操作:点击菜单"跟踪→取消封闭线网标记"或按快捷键 A。

1.6. 改变层次化颜色

添加高亮线网时,使用的是 y0~y9 默认 10 种颜色。点击菜单"工具→改变层次化颜色"可以修改层次化颜色。颜色修改后,点击"确定"或"应用"生效。

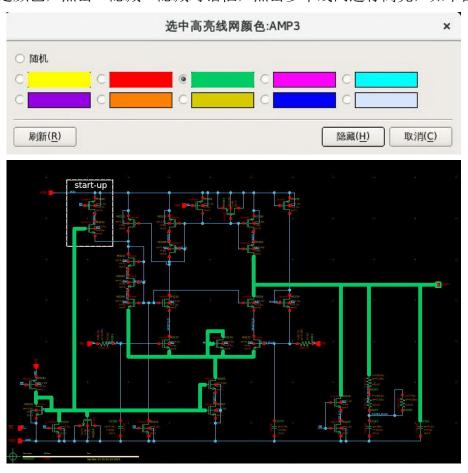






1.7. 使用同一种颜色高亮不同线网

软件支持使用同一种颜色高亮不同线网。点击"跟踪→添加高亮线网",按 F3 弹出对话框,在对话框上勾选指定颜色,点击"隐藏"隐藏对话框,点击多个线网进行高亮,如下图所示。



如果想用多种颜色高亮不同线网,在对话框上勾选"随机"。

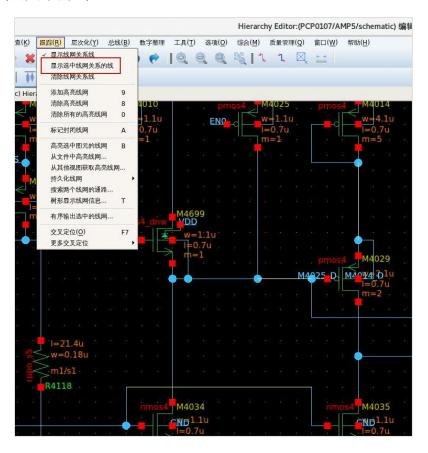


1.8. 支持显示多个线网关系线

在 V1.8.4 及之前版本,软件仅显示一个线网关系线。在 V1.9.0 版本,软件支持显示多个线网关系线。首先点击菜单"选项→显示",在弹出的对话框上勾选"增量显示线网关系线"。

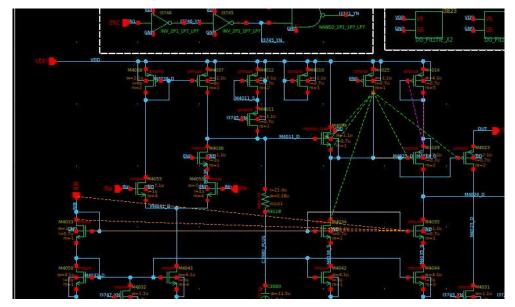


查看菜单"跟踪→显示线网关系线",确认已勾选。在电路图上,选中多个线网,然后点击菜单"跟踪→显示选中线网关系的线"。



显示的线网关系线如下图所示。





也可以用双击方式显示多个线网关系线:选中一个线网,双击显示线网关系线。再选中一个线网, 双击显示线网关系线。

清除所有线网关系线的操作为:点击菜单"跟踪→清除线网关系线"。



1.9. 其他优化功能

其他优化功能如下:

- 支持记住用户名和密码;
- 导出版图时,支持直接生成 PCell;
- 导出 CDL 时,支持读取 PDK 器件的默认 CDF 值;
- 在导航窗口,支持通过拖拽器件的方式拷贝指定器件到指定位置;
- 移动、拷贝、引用实例时,点击鼠标右键可以旋转实例的位置;
- 导出 Verilog 时,支持引入标准.v 文件的定义;
- 创建基本单元时,管脚列表支持添加属性,如 Y(OUTPUT)、Y(o)、Y(out)等;
- 新增质量管理功能(QC);
- 优化大数据量时 GUI 绘制性能问题;
- 修复 bug: 标注线(pathseg)时,取消或移动后,第一个孔的位置不正确;
- 修复 bug: 标注器件时,如果器件名称不合法,客户端软件异常;
- 修复 bug:解散电路时,dummy器件丢失。